

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004 年 5 月 13 日 (13.05.2004)

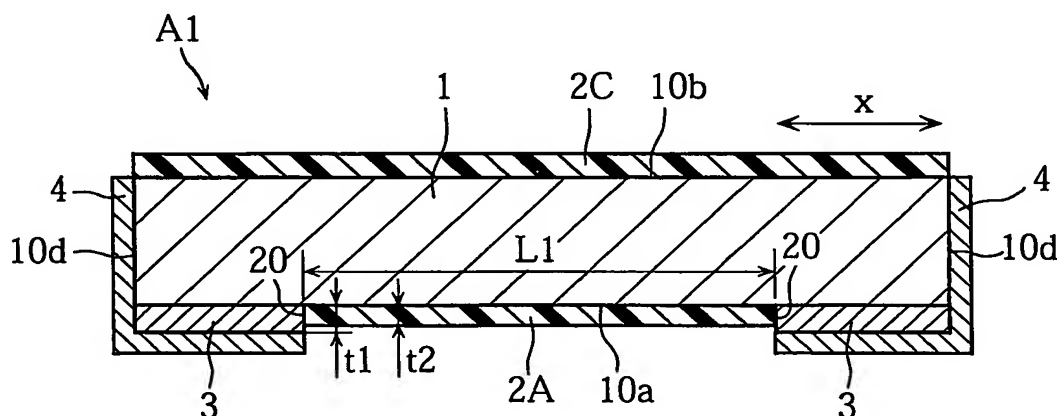
PCT

(10) 国際公開番号  
WO 2004/040592 A1

- (51) 国際特許分類<sup>7</sup>: H01C 3/00, 17/00 (72) 発明者; および  
(21) 国際出願番号: PCT/JP2003/013964 (75) 発明者/出願人 (米国についてのみ): 塚田 虎之 (TSUKADA, Torayuki) [JP/JP]; 〒615-8585 京都府京都市右京区西院溝崎町2番地 ローム株式会社内 Kyoto (JP). 三輪 忠稔 (MIWA, Tadatoshi) [JP/JP]; 〒615-8585 京都府京都市右京区西院溝崎町2番地 ローム株式会社内 Kyoto (JP).  
(22) 国際出願日: 2003 年 10 月 30 日 (30.10.2003)  
(25) 国際出願の言語: 日本語  
(26) 国際公開の言語: 日本語  
(30) 優先権データ:  
特願 2002-318648 2002 年 10 月 31 日 (31.10.2002) JP  
特願 2002-348883 2002 年 11 月 29 日 (29.11.2002) JP  
特願 2002-348884 2002 年 11 月 29 日 (29.11.2002) JP  
特願 2002-353514 2002 年 12 月 5 日 (05.12.2002) JP  
(71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都府京都市右京区西院溝崎町2番地 Kyoto (JP).  
(74) 代理人: 吉田 稔, 外 (YOSHIDA, Minoru et al.); 〒543-0014 大阪府大阪市天王寺区玉造元町2番32-1301 Osaka (JP).  
(81) 指定国 (国内): CN, US.  
添付公開書類:  
— 国際調査報告書  
2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: CHIP RESISTOR, PROCESS FOR PRODUCING THE SAME, AND FRAME FOR USE THEREIN

(54) 発明の名称: チップ抵抗器、その製造方法およびその製造方法に用いられるフレーム



(57) Abstract: A chip resistor (A1) comprises a first insulation layer (2A) covering the regions between a plurality of electrodes (3) on the rear surface (10a) of a resistor (1), and a second insulation layer covering a pair of side faces of the resistor (1). Inadvertent adhesion of solder to an improper part of the resistor (1) can thereby be eliminated. Preferably, a solder layer (4) is formed on a pair of end faces (10d) of the resistor (1). Consequently, a solder fillet can be formed appropriately.

(57) 要約: チップ抵抗器 (A1) は、抵抗体 (1) の裏面 (10a) のうち、複数の電極 (3) 間の領域を覆う第1の絶縁層 (2A) と、抵抗体 (1) の一対の側面を覆う第2の絶縁層とを備えている。このことにより、抵抗体 (1) の不当な部分にハンダが誤って付着する虞れを無くすることができる。好ましくは、抵抗体 (1) の一対の端面 (10d) には、ハンダ層 (4) が形成されている。このことにより、ハンダフィレットを適切に形成可能である。

## 明細書

チップ抵抗器、その製造方法およびその製造方法に用いられるフレーム

### 5 技術分野

本発明は、チップ抵抗器、その製造方法およびその製造方法に用いられるフレームに関する。

### 背景技術

- 10 従来のチップ抵抗器の一例としては、図37に示すようなものがある（たとえば特開2002-57009号公報参照）。図示されたチップ抵抗器Bは、金属製のチップ状の抵抗体90の下面90bに、一対の電極91が設けられた構成を有している。これら一対の電極91は、空隙部93を介して互いに離間している。各電極91の下面には、実装時のハンダ付け性を良くするための手段として、ハンダ層92が形成されている。

- このチップ抵抗器Bは、図38A～図38Eに示すような方法により製造される。まず、図38Aに示すように、抵抗体90および電極91の材料として、2枚の金属板90'、91'を準備しておき、図38Bに示すように、金属板90'の下面に金属板91'を重ね合わせて接合する。次いで、図38Cに示すように、金属板91'の一部を機械加工によって切削し、空隙部93を形成する。その後は、図38Dに示すように、金属板91'の下面にハンダ層92'を形成してから、図38Eに示すように、金属板90'、91'を切断する。このことにより、チップ抵抗器Bが製造される。

しかしながら、上記従来技術においては、次のような問題点があった。

- 25 第1に、抵抗体90の下面90bの一対の電極91間の領域や、抵抗体90の各側面90cは、絶縁保護されていない。このため、ハンダを利用してチップ抵抗器Bを所望箇所に面実装するときには、各電極91の下方からはみ出したハンダの一部が、抵抗体90の下面90bや各側面90cに付着する場合があった。このような事態が生じたのでは、抵抗値に大きな誤差が生じ、チップ抵抗器Bを

利用して構成される電気回路の仕様に狂いを生じてしまう。このような問題点は、チップ抵抗器Bの低抵抗化が図られ、抵抗値の誤差を少なくする必要性が高くなるほどより深刻となる。

第2に、上記従来技術の製造方法においては、一連の製造作業が煩雑であり、  
5 チップ抵抗器の生産性が悪いという問題点があった。より具体的には、従来技術  
においては、空隙部93を機械加工により形成している。また、その加工に際し  
ては、一对の電極91間の寸法Sbを精度良く仕上げなければならない。このた  
め、上記加工はかなり慎重に行なう必要があり、チップ抵抗器Bの生産性が悪く  
なっていた。さらに、上記従来技術においては、切削加工を経てチップ抵抗器B  
10 が製造されるために、その切削加工精度に起因する電極間抵抗値の誤差も発生し  
ていた。

第3に、チップ抵抗器を所望の回路に組み込む場合、このチップ抵抗器の実装  
が適切になされているか否かの検査が行なわれる。この場合、チップ抵抗器のハン  
ダ付けが適切になされているか否かの判断を、外部からの観察によって行なえ  
15 るようにすることが好ましい。このためには、実装に用いられるハンダの一部が  
チップ抵抗器の抵抗体の端面に付着したハンダフィレットとして形成されることが  
望まれる。このようにすると、ハンダフィレットの存在が確認されたときには、  
チップ抵抗器の実装が適切である可能性が高く、また反対にハンダフィレットの  
存在が確認できないときにはチップ抵抗器の実装が不適切である可能性が高いと  
20 判断することができる。これに対し、上記従来技術においては、各電極91の下  
面にハンダ層92が形成されているものの、このハンダ層92が設けられている  
だけでは、ハンダフィレットを形成することが困難な場合があった。チップ抵抗  
器Bをハンダリフローの手法により所望箇所に面実装する際には、各電極91の  
接合対象となる部分に予めクリームハンダが塗布されるものの、その塗布量が不  
25 足気味であると、適切なハンダフィレットは形成されない。したがって、上記従  
来技術においては、ハンダフィレットの有無によってチップ抵抗器Bの面実装が  
適正か否かを判断することが困難であり、不便であった。また、上記従来技術に  
おいては、ハンダフィレットが形成されていないことにより、ハンダの接合強度  
に不足を生じる場合もあった。

第4に、チップ抵抗器Bは、一对の電極91が並ぶ方向において各電極91の幅S<sub>a</sub>が比較的大きなものとなっている。したがって、一对の電極91に測定プローブを接触させて抵抗値を測定する場合において、測定プローブを一对の電極91のそれぞれの内側縁部91aに接触させた場合の抵抗値R<sub>a</sub>と、外側縁部91bに接触させた場合の抵抗値R<sub>b</sub>との差も大きくなっていた。このように測定プローブを各電極91のどの部分に接触させるかによって抵抗値が大きく相違したのでは、チップ抵抗器Bを使用する場合に、その使用の仕方により抵抗値に大きなばらつきが発生することとなり、好ましくない。より具体的には、たとえばハンダを利用してチップ抵抗器Bを所望箇所に面実装する場合に、上記ハンダが各電極91の下面全域に対して密着するのではなく、たとえば各電極91の内側縁部91a寄り部分のみに偏って接触する場合がある。これとは反対に、上記ハンダが各電極91の下面の外側縁部91b寄り部分のみに偏って接触する場合もある。上記従来技術においては、そのような場合に抵抗値に大きなばらつきが発生することとなっていた。チップ抵抗器Bをたとえば10mΩ以下の低抵抗のものとする場合には、上記した抵抗値R<sub>a</sub>と抵抗値R<sub>b</sub>との差が小さいとしても、チップ抵抗器Bの全体の抵抗値と比較すると、その差の割合は非常に大きくなる。したがって、チップ抵抗器Bの低抵抗化が図られるほど、上記した問題点はより深刻となる。

上記第4の問題点を抑制する手段としては、たとえば各電極91の厚みを大きくし、各電極91自体の電気抵抗を小さくする手段が考えられる。ところが、このような手段によれば、チップ抵抗器Bの全体の厚みが大きくなることに加え、空隙部93を形成するときの金属板91'の切削量が多くなり、チップ抵抗器Bの製造コストが高価になるといった問題点を招いてしまう。

## 25 発明の開示

本発明の目的は、上記した問題点を解消し、または抑制することが可能なチップ抵抗器およびその製造方法を提供する点にある。本発明の他の目的は、そのようなチップ抵抗器の製造に好適なフレームを提供する点にある。

本発明の第1の側面によって提供されるチップ抵抗器は、厚み方向に間隔を隔

てた表裏面および幅方向に間隔を隔てて一定方向に延びた一对の側面を有するチップ状の抵抗体と、この抵抗体の裏面に上記一定方向において間隔を隔てて並ぶように設けられた複数の電極と、を備えているチップ抵抗器であって、上記抵抗体の裏面のうち、上記複数の電極間の領域を覆う第1の絶縁層と、上記抵抗体の

5 上記一对の側面を覆う第2の絶縁層と、を備えていることを特徴としている。

好ましくは、本発明に係るチップ抵抗器は、上記抵抗体の表面を覆う第3の絶縁層をさらに備えている。

好ましくは、上記第1ないし第3の絶縁層のうち、少なくとも2つの絶縁層は同一の材質とされている。

10 好ましくは、上記各電極の厚みは、上記第1の絶縁層の厚みよりも大きくされている。

好ましくは、上記複数の電極としては、二対以上の電極が設けられている。

好ましくは、上記抵抗体は、上記一定方向に間隔を隔てた一对の端面を有しており、上記各端面には、ハンダ層が形成されている。

15 好ましくは、上記複数の電極は、上記抵抗体の裏面の上記一定方向における端縁から離間して設けられている。

本発明の第2の側面によって提供されるチップ抵抗器の製造方法は、バー状の抵抗体材料の裏面に、この抵抗体材料の長手方向に間隔を隔てて並んだ複数の電極が設けられているとともに、上記裏面の上記複数の電極間領域および上記抵抗

20 体材料の一对の側面が第1および第2の絶縁層により覆われているバー状の抵抗器集合体を作製する工程と、上記抵抗器集合体をその長手方向の複数箇所において切断することにより、複数のチップ抵抗器に分割する工程と、を有していることを特徴としている。

好ましくは、上記バー状の抵抗器集合体を作製する工程は、抵抗体材料としての

25 のプレートの片面にパターン形成された絶縁層と上記各電極となる導電層とを設けた後に、上記プレートを上記バー状の抵抗体材料に分割する工程と、上記バー状の抵抗体材料の一对の側面に絶縁層を形成する工程と、を含んでいる。

好ましくは、上記バー状の抵抗器集合体を作製する工程は、抵抗体材料としてのプレートの片面に絶縁層をパターン形成した後に、上記プレートを上記バー状

の抵抗体材料に分割する工程と、上記バー状の抵抗体材料の一对の側面に絶縁層を形成するとともに、上記パターン形成された絶縁層が形成されている面に複数の電極を形成する工程と、を含んでいる。

好ましくは、本発明に係るチップ抵抗器の製造方法は、上記抵抗器集合体を複数のチップ抵抗器に分割する前に、上記抵抗体材料の表面を覆う第3の絶縁層を形成する工程をさらに有している。

本発明の第3の側面によって提供されるチップ抵抗器の製造方法は、バー状の抵抗体材料の裏面に、この抵抗体材料の長手方向に間隔を隔てて並んだ複数の電極とこれら複数の電極間領域を覆う第1の絶縁層とが設けられたバー状の抵抗器集合体を作製する工程と、上記抵抗器集合体をその長手方向の複数箇所において切断することにより、抵抗体の側面が露出した複数のチップ抵抗器に分割する工程と、それら複数のチップ抵抗器の各抵抗体の側面に第2の絶縁層を形成する工程と、を有していることを特徴としている。

本発明の第4の側面によって提供されるチップ抵抗器の製造方法は、表裏面および一对の側面を有して一定方向に延びた複数の板状部と、これら複数の板状部を支持する支持部とを備えた導電性部材からなるフレームを準備し、上記各板状部の表裏面のいずれか一方に、上記一定方向に間隔を隔てて並んだ複数の電極とこれら複数の電極間領域に位置する第1の絶縁層とを形成するとともに、上記各板状部の一对の側面に第2の絶縁層を形成することにより、複数のバー状の抵抗器集合体を作製する工程と、上記各板状部を複数のチップ状の抵抗体とするように、上記各抵抗器集合体を複数のチップ抵抗器に分割する工程と、を有していることを特徴としている。

好ましくは、上記各板状部の一对の側面に第2の絶縁層を形成する工程は、上記各板状部と上記フレームの支持部との接続部を捩じり変形させることによって上記各板状部をその長手方向に延びる軸線周りに回転させた状態で行なう。

好ましくは、上記フレームとしては、上記接続部が上記板状部よりも幅狭に形成されたものを用いる。

好ましくは、上記抵抗器集合体を複数のチップ抵抗器に分割する前に、上記各板状部の表裏面のうち、上記第1の絶縁層が形成されている面とは反対の面に、

第3の絶縁層を形成する工程をさらに有している。

好ましくは、上記バー状の抵抗器集合体を作製する工程は、上記各板状部に上記第1ないし第3の絶縁層を形成した後に、メッキ処理によって上記複数の電極を形成する工程を含んでいる。

- 5      本発明の第5の側面によって提供されるフレームは、表裏面および一对の側面を有して一定方向に延びた複数の板状部と、これら複数の板状部を支持する支持部とを備えている導電性部材からなるフレームであって、上記各板状部と上記支持部との接続部は、上記板状部よりも幅狭に形成されていることを特徴としている。

- 10     好ましくは、上記支持部は、棒状であり、上記各板状部の長手方向の両端部のそれぞれが、上記接続部を介して上記支持部に支持されている。

- 15     本発明の第6の側面によって提供されるチップ抵抗器は、厚み方向に間隔を隔てた表裏面および厚み方向と交差する一定方向に間隔を隔てた一对の端面を有するチップ状の抵抗体と、上記一定方向に間隔を隔てるようにして上記抵抗体の裏面に設けられた複数の電極と、を備えているチップ抵抗器であって、上記抵抗体の上記各端面には、ハンダ層が形成されていることを特徴としている。

好ましくは、上記ハンダ層は、上記各端面の全体を覆っている。

好ましくは、上記抵抗体の上記裏面のうち、上記複数の電極間の領域を覆う第1の絶縁層をさらに備えている。

- 20     好ましくは、上記各電極には、上記ハンダ層と一体および別体のいずれかのハンダ層が積層して形成されている。

- 25     本発明の第7の側面によって提供されるチップ抵抗器の製造方法は、バー状の抵抗体材料の表裏いずれかの片面に、この抵抗体材料の短手方向に間隔を隔てて並んだ複数の電極形成用の導電層が設けられているとともに、上記抵抗体材料の長手方向に延びる一对の側面にハンダ層が形成されたバー状の抵抗器集合体を作製する工程と、上記抵抗器集合体をその長手方向の複数箇所において切断することにより、複数のチップ抵抗器に分割する工程と、を有していることを特徴としている。

本発明の第8の側面によって提供されるチップ抵抗器の製造方法は、チップ状

- の抵抗体の表裏いずれかの片面に、一定方向において間隔を隔てた複数の電極が形成されているとともに、上記抵抗体のうちの上記一定方向における一对の端面を部分的に露出させるように上記抵抗体を覆う絶縁層を備えているハンダ層未形成のチップ抵抗器を作製する工程と、上記抵抗体の一对の端面にハンダ層を形成する工程と、を有していることを特徴としている。
- 5

好ましくは、上記ハンダ層未形成のチップ抵抗器を複数作製しておき、かつ上記ハンダ層を形成する工程においては、パレルメッキ処理により上記複数のハンダ層未形成のチップ抵抗器に対して上記ハンダ層を一括して形成する。

- 好ましくは、上記ハンダ層未形成のチップ抵抗器を作製する工程は、バー状の抵抗体材料の表裏いずれかの片面に、この抵抗体材料の長手方向に間隔を隔てて並んだ複数の電極形成用の導電層が設けられているとともに、上記抵抗体材料の長手方向に延びる一对の側面および上記片面とは反対の面に絶縁層が形成されたバー状の抵抗器集合体を作製する工程と、上記抵抗器集合体をその長手方向の複数箇所において切断する工程と、を含んでいる。
- 10

- 好ましくは、上記バー状の抵抗器集合体を作製する工程は、抵抗体材料となるプレートの片面に上記各電極となる導電層を設ける工程と、上記プレートを上記バー状の抵抗体材料に分割する工程と、を含んでいる。
- 15

- 好ましくは、上記バー状の抵抗器集合体を作製する工程は、複数の板状部を有する導電性部材からなるフレームを準備し、かつ上記各板状部を上記バー状の抵抗体材料として、その片面上に上記各電極となる導電層を設ける工程を含んでいる。
- 20

- 本発明の第9の側面によって提供されるチップ抵抗器は、厚み方向に間隔を隔てた表裏面および厚み方向と交差する一定方向に間隔を隔てた一对の端面を有するチップ状の抵抗体と、上記一定方向に間隔を隔てるようにして上記抵抗体の裏面に設けられた複数の電極と、を備えているチップ抵抗器であって、上記複数の電極は、上記抵抗体の裏面の上記一定方向における端縁から離間して設けられていることを特徴としている。
- 25

好ましくは、本発明に係るチップ抵抗器は、上記抵抗体の裏面のうち、上記複数の電極間の領域を覆う絶縁層を備えている。



好ましくは、上記絶縁層は、上記抵抗体の裏面のうち、上記複数の電極と上記端縁との間の領域も覆っている。

- 5      本発明の第10の側面によって提供されるチップ抵抗器の製造方法は、抵抗体の材料となるプレートの片面に、絶縁層をパターン形成する工程と、上記プレートの上記片面のうち、上記絶縁層が形成されていない領域に、導電層を形成する工程と、上記プレートをチップ状の複数の抵抗体に分割する工程とを有し、上記プレートの分割は、上記各抵抗体の片面において上記導電層の一部が上記絶縁層の一部を挟んで互いに離間する一対の電極として形成され、かつこれら一対の電極はこれらが並ぶ方向において上記抵抗体の端縁から離間するように行なうことを特徴としている。
- 10

本発明のその他の特徴および利点については、以下に行う発明の実施の形態の説明から、より明らかになるであろう。

#### 図面の簡単な説明

- 15      図1は、本発明に係るチップ抵抗器の一例を示す斜視図である。  
図2は、図1のII-II断面図である。  
図3は、図1のIII-III断面図である。  
図4は、図1に示すチップ抵抗器の要部断面図である。  
図5A～図5Cは、図1に示すチップ抵抗器の製造工程の一部を示す斜視図である。  
20      図6D～図6Fは、図1に示すチップ抵抗器の製造工程の一部を示す斜視図である。  
図7Gおよび図7Hは、図1に示すチップ抵抗器の製造工程の一部を示す斜視図である。  
25      図8Aは、チップ抵抗器の製造に用いられるフレームの一例を示す斜視図であり、図8Bは、その要部平面図である。  
図9は、図8Aに示すフレームを製造する方法を示す斜視図である。  
図10Aおよび図10Bは、フレームを用いてチップ抵抗器を製造する工程の一部を示す一部破断斜視図である。

図 1 1 C および図 1 1 D は、フレームを用いてチップ抵抗器を製造する工程の一部を示し、図 1 1 C は一部破断斜視図であり、図 1 1 D は一部断面側面図である。

図 1 2 E および図 1 2 F は、フレームを用いてチップ抵抗器を製造する工程の一部を示す一部破断斜視図である。

図 1 3 は、フレームを用いてチップ抵抗器を製造する工程の一部を示す一部破断斜視図である。

図 1 4 は、本発明に係るチップ抵抗器の他の例を示す斜視図である。

図 1 5 は、図 1 4 の XV-XV 断面図である。

10 図 1 6 A および図 1 6 B は、図 1 4 に示すチップ抵抗器を製造する工程の一部を示す斜視図である。

図 1 7 C および図 1 7 D は、図 1 4 に示すチップ抵抗器を製造する工程の一部を示す斜視図である。

図 1 8 は、本発明に係るチップ抵抗器の他の例を示す斜視図である。

15 図 1 9 A ～図 1 9 D は、図 1 8 に示すチップ抵抗器を製造する工程の一部を示す斜視図である。

図 2 0 A ～図 2 0 C は、図 1 8 に示すチップ抵抗器を製造する工程の他の例を示す斜視図である。

図 2 1 は、本発明に係るチップ抵抗器の他の例を示す斜視図である。

20 図 2 2 A および図 2 2 B は、図 2 1 に示すチップ抵抗器を製造する工程の一部を示す斜視図である。

図 2 3 C および図 2 3 D は、図 2 1 に示すチップ抵抗器を製造する工程の一部を示す斜視図である。

25 図 2 4 は、図 2 1 に示すチップ抵抗器を製造する工程の他の例を示す要部平面図である。

図 2 5 は、本発明に係るチップ抵抗器の他の例を示す斜視図である。

図 2 6 は、図 2 5 に示すチップ抵抗器の底面図である。

図 2 7 は、図 2 5 の XXVII-XXVII 断面図である。

図 2 8 は、図 2 5 に示すチップ抵抗器を製造する工程の一例を示す要部平面図

である。

図 2 9 は、本発明に係るチップ抵抗器の他の例を示す斜視図である。

図 3 0 A および図 3 0 B は、図 2 9 に示すチップ抵抗器を製造する工程の一部を示し、図 3 0 A は斜視図であり、図 3 0 B は要部平面図である。

- 5 図 3 1 A は、本発明に係るチップ抵抗器の他の例を示す断面図であり、図 3 1 B は、その底面図である。

図 3 2 A および図 3 2 B は、図 3 1 A に示すチップ抵抗器の製造工程の一例を示す要部平面図である。

- 10 図 3 3 A は、本発明に係るチップ抵抗器の他の例を示す断面図であり、図 3 3 B は、その底面図であり、図 3 3 C は、図 3 3 A に示すチップ抵抗器を製造する工程の一例を示す要部平面図である。

図 3 4 A は、本発明に係るチップ抵抗器の他の例を示す断面図であり、図 3 4 B は、その底面図であり、図 3 4 C は、図 3 4 A に示すチップ抵抗器の製造工程の一例を示す要部平面図である。

- 15 図 3 5 A は、本発明に係るチップ抵抗器の他の例を示す断面図であり、図 3 5 B は、その底面図であり、図 3 5 C は、図 3 5 A に示すチップ抵抗器の製造工程の一例を示す要部平面図である。

図 3 6 A および図 3 6 B は、チップ抵抗器の製造に用いられるフレームの他の例を示す要部平面図である。

- 20 図 3 7 は、チップ抵抗器の従来例を示す斜視図である。

図 3 8 A ～図 3 8 E は、チップ抵抗器の製造方法の従来例を示す説明図である。

#### 発明を実施するための最良の形態

- 25 以下、本発明の好ましい実施の形態について、図面を参照して具体的に説明する。

図 1 ～図 4 は、本発明に係るチップ抵抗器の一例を示している。これらの図によく表われているように、本実施形態のチップ抵抗器 A 1 は、抵抗体 1、第 1 ないし第 3 の絶縁層 2 A ～ 2 C、一対の電極 3、および一対のハンダ層 4 を具備している。

抵抗体 1 は、平面視形状が長矩形のチップ状であり、金属製である。その具体的な材質としては、Ni-Cu 系合金、Cu-Mn 系合金、Ni-Cr 系合金などが挙げられる。ただし、材質は、これらに限定されるものではなく、チップ抵抗器 A 1 のサイズと目標抵抗値に見合った抵抗率をもつものを適宜選択すればよい。

第 1 ないし第 3 の絶縁層 2 A ~ 2 C は、いずれもエポキシ樹脂系などの樹脂膜であり、後述するように、厚膜印刷により形成されたものである。第 1 の絶縁層 2 A は、抵抗体 1 の裏面 10 a のうち、一対の電極 3 間の領域の全体を覆うように形成されている。第 2 の絶縁層 2 B は、抵抗体 1 の短手方向に間隔を隔てた一対の側面 10 c の全体を覆うように形成されている。第 3 の絶縁層 2 C は、抵抗体 1 の表面 10 b の全体を覆うように設けられている。

一対の電極 3 は、抵抗体 1 の裏面 10 a に設けられており、第 1 の絶縁層 2 A を挟むようにして抵抗体 1 の長手方向 (x 方向) に離間している。各電極 3 は、後述するように、たとえば第 1 の絶縁層 2 A の形成後において銅メッキ処理により形成されたものであり、第 1 の絶縁層 2 A の端面 20 に対して隙間が生じないように接している。このことにより、一対の電極 3 の間隔は、第 1 の絶縁層 2 A によって規定されており、絶縁層 2 A の幅 L 1 と同一寸法となっている。図 2、図 3 および後述する図 5 以降の図においては、電極 3 やハンダ層 4 の端部を概略的に示しているが、これら電極 3 やハンダ層 4 はメッキにより形成されているために、実際には、図 4 の符号 n 1 で示すように、それらの一部分は第 1 の絶縁層 2 A 上にオーバーラップしている。ただし、このオーバーラップしている部分自体は、抵抗体 1 の裏面 10 a に直接接触している訳ではないため、抵抗体 1 の電極間抵抗値に誤差を生じさせる要因にはならない。したがって、電極 3 やハンダ層 4 の形成に際しては、上記オーバーラップの量が比較的大きくなってもかまわない。各電極 3 の厚み t 1 は、第 1 の絶縁層 2 A の厚み t 2 よりも大きくされており、各電極 3 は、第 1 の絶縁層 2 A の下面よりも下方に突出している。

一対のハンダ層 4 のそれぞれは、図 2 に示すように断面 L 字状であり、抵抗体 1 の長手方向両端部の各端面 10 d の全体を覆う部分と、各電極 3 の下面の全体を覆う部分とが一体的に繋がった構造を有している。このハンダ層 4 の材質は、

とくに限定されるものではなく、電子部品の実装・接合用途に用いられる種々のハンダを用いることができる。

- チップ抵抗器A1の各部のサイズの一例を挙げると、抵抗体1は、その厚みが0.1mm～1mm程度、縦および横のそれぞれの寸法は2mm～7mm程度である。第1ないし3の絶縁層2A～2Cのそれぞれの厚みは20μm程度、各電極3の厚みは30μm程度、各ハンダ層4の厚みは5μm程度である。チップ抵抗器A1の電極間抵抗は、抵抗体1の抵抗率、電極3間の距離、および抵抗体1の厚みにより決定される。したがって、抵抗体1のサイズについては、目標抵抗値の大きさに応じて種々に変更される。このチップ抵抗器A1は、たとえば0.5mΩ～100mΩ程度の低抵抗のものとして構成されている。

次に、上記したチップ抵抗器A1の製造方法の一例について、図5～図7を参照して説明する。

- まず、図5Aに示すように、抵抗体1の材料となる金属製のプレートP1を準備する。このプレートP1は、抵抗体1を複数個取り可能な縦横のサイズを有するものであり、全体にわたって厚みの均一化が図られたものである。図5Bに示すように、このプレートP1の上向きの片面10bの全体または略全体には、絶縁層2C'を形成する。この絶縁層2C'の形成は、たとえばエポキシ樹脂をベタ塗り状に厚膜印刷して行なう。この絶縁層2C'の形成後には、その表面に標印を施す工程を行なってもよい。
- 次いで、図5Cに示すように、プレートP1を表裏反転させてから、プレートP1の上向きとなった片面10aに、ストライプ状に並ぶ複数の絶縁層2A'を形成する。これら複数の絶縁層2A'の形成は、絶縁層2C'の形成に用いたのと同じ樹脂および装置を用いて厚膜印刷により行なう。このようにすれば、複数種類の材料や装置を用いる場合と比較すると、チップ抵抗器A1の製造コストを削減するのに好ましい。厚膜印刷の手法によれば、各絶縁層2A'の幅などを所定の寸法に正確に仕上げることができる。

複数の絶縁層2A'の形成後には、図6Dに示すように、プレートP1の片面10aのうち、複数の絶縁層2A'どうしの各間に、導電層3A'を形成する。導電層3A'は電極3の原型となる部分であり、その形成はたとえば銅メッキにより行な

う。メッキ処理によれば、導電層 3A' と絶縁層 2A' との間に隙間を生じさせないようにして、導電層 3A' の全体を均一な厚みに形成することが可能である。

その後は、図 6 E に示すように、プレート P 1 を各導電層 3A' や各絶縁層 2A' が延びる方向とは直交する方向に切断する。この切断により、プレート P 1 は、  
5 複数のバー状の抵抗体材料 1A' に分割される。この抵抗体材料 1A' の上面には、矩形状に分割された絶縁層 2A および導電層 3A' がこの抵抗体材料 1A' の長手方向に交互に並んで設けられている。この抵抗体材料 1A' の下面には、長細状に分割された絶縁層 2C' が形成されている。

図 6 F に示すように、抵抗体材料 1A' の一对の側面 1Oc' および各導電層 3A' の側面に、樹脂を塗装することにより絶縁層 2B' を形成する。この塗装も厚膜印刷により行なうことができる。これにより、絶縁層 2B' を備える一方、ハンダ層  
10 が未形成のバー状の抵抗器集合体 A1' が得られる。

その後は、図 7 G に示すように、抵抗器集合体 A1' をその長手方向の複数箇所である仮想線 C 3 の箇所において切断する。この切断は、各導電層 3A' を 2 つに  
15 分割する位置において行なう。これにより、バー状の抵抗体材料 1A' はチップ状の抵抗体 1 に分割される。各導電層 3A' と絶縁層 2B', 2C' とのそれぞれは、電極 3 と第 2 および第 3 の絶縁層 2B, 2C となり、1 つのバー状の抵抗器集合体 A1' から複数のチップ抵抗器 A1' が好適に製造される。ただし、このチップ抵抗器 A1' は、ハンダ層 4 が未形成のものであるから、その後ハンダ層 4 を形成する  
20 ための処理を行なう。

ハンダ層 4 の形成は、たとえばバレルメッキにより行なう。すなわち、複数のチップ抵抗器 A1' を製造した後は、これら複数のチップ抵抗器 A1' を 1 つのバレル内に収容し、これらに対してハンダメッキ処理を一括して施す。各チップ抵抗器 A1' は、抵抗体 1 の端面 1Od および各電極 3 の表面が露出した金属面とな  
25 っている一方、これら以外の部分は第 1 ないし第 3 の絶縁層 2A ~ 2C によって適切に覆われているために、図 7 H に示すように、ハンダ層 4 を上記した金属面の領域に対して効率良く、かつ適切に形成することが可能である。これにより、チップ抵抗器 A 1 が効率良く製造される。

次に、チップ抵抗器 A 1 の作用について説明する。

まず、このチップ抵抗器A 1は、所望の実装対象領域に対し、たとえばハンダリフローの手法を用いて面実装される。このハンダリフローの手法では、実装対象領域に設けられている端子上にクリームハンダを塗布してから、その上に各電極3を接触させるようにチップ抵抗器A 1を載置し、これをリフロー炉で加熱する。各電極3は、第1の絶縁層2 Aよりも下方に突出しているために、各電極3の下面に対するハンダ付着の確実化が図られる。

ハンダリフロー時には、ハンダ層4のハンダが溶融する。ハンダ層4の一部は、抵抗体1の端面1 0 dに形成されているために、この端面1 0 dには、図1の仮想線で示すようなハンダフィレットH fが適切に形成される。したがって、このハンダフィレットH fを外部から確認することにより、チップ抵抗器A 1の実装が適切に行なわれているものと判断することができ、検査の容易化が図られる。チップ抵抗器A 1の実装強度は、ハンダフィレットH fが形成されている分だけ強いものとなる。ハンダフィレットH fは、チップ抵抗器A 1への通電時に発生する熱を実装対象部材に伝える役割も果たす。したがって、ハンダフィレットH fが形成されていると、チップ抵抗器A 1の温度上昇抑制効果も得られることとなる。ハンダ層4は、電極3の下面にも形成されているために、電極3の上記端子へのハンダ付けも確実化される。

上記面実装時には、ハンダが上記端子からはみ出す場合がある。ところが、抵抗体1の裏面1 0 aの電極3間の領域と抵抗体1の各側面1 0 cとは、第1および第2の絶縁層2 A、2 Bにより覆われているために、抵抗体1のそれらの面上に上記ハンダが直接付着することはない。したがって、抵抗体1に対する不当なハンダ付着に起因して抵抗値誤差が発生することはない。抵抗体1の表面1 0 bは第3の絶縁層2 Cによって覆われているために、この表面1 0 bと他の部材や機器との間に不当な電気導通が生じることも防止される。

このチップ抵抗器A 1の抵抗体1は、プレートP 1を切断することにより形成されており、そのサイズについては高い寸法精度に仕上げるのが可能である。抵抗体1の厚みについては、プレートP 1の段階から正確に仕上げるができる。一对の電極3間の寸法L 1は、第1の絶縁層2 Aの幅と一致するのに対し、この第1の絶縁層2 Aは厚膜印刷によってかなり高い寸法精度で形成することが

可能である。このため、上記寸法L1も高い精度で所望の寸法に仕上げる  
ことができる。このように、抵抗体1のサイズおよび一对の電極3間の寸法L1を高い  
精度に仕上げることであれば、このチップ抵抗器A1の電極間抵抗値の誤差が  
非常に小さくなる。したがって、このチップ抵抗器A1においては、その製造後  
5 に、抵抗値調整を行なうためのトリミングを行なう必要を無くし、その分だけコ  
スト低減を図ることも可能となる。

チップ抵抗器A1の製造に際しては、従来技術とは異なり、金属板の一部に切  
削加工を施すことによって一对の電極を形成する必要はない。このため、その製  
造作業の効率も良い。したがって、チップ抵抗器A1のコストをより低減するこ  
10 とが可能である。

図8Aおよび図8Bは、チップ抵抗器を製造するのに好適なフレームの一例を  
示している。図8以降の図においては、上記実施形態と同一または類似の要素に  
は、上記実施形態と同一の符号を付している。

本発明においては、図8Aおよび図8Bに示すフレームFを用いてチップ抵抗  
15 器A1またはこれに近似した構造をもつチップ抵抗器を製造することが可能であ  
る。まず、フレームFの構成から説明する。

このフレームFは、金属製であり、矩形棒状の支持部19と、この支持部19  
に支持された複数の板状部1Aとを有している。支持部19には、このフレーム  
Fを所望の箇所に位置決め固定するのに利用可能な適当なサイズの貫通孔（図示  
20 略）を設けた構成とすることもできる。各板状部1Aは、最終的にはチップ抵抗  
器の抵抗体となる部分であり、その長手方向の略全長域にわたって各所の幅およ  
び厚みが一定とされた長矩形状である。複数の板状部1Aは、フレームFに形成  
された複数のスリット18のそれぞれを介して各板状部1Aの幅方向に略平行に  
並んでいる。板状部1Aの長手方向両端部と支持部19とを繋ぐ接続部17の幅  
25 W1は、各板状部1Aの幅W2よりも小さくされている。

フレームFは、金属製プレートから製造することができる。すなわち、たとえ  
ば図9に示すようなプレートP2にパンチングを施すことにより、複数のスリッ  
ト18を貫通させて形成すると、これによりフレームFが得られる。パンチング  
に代えて、たとえばエッチング処理によってスリット18を形成した場合も同様



であり、スリット18を形成する手段としては種々の手段を用いることが可能である。図8Aにおいては、フレームFに4つの板状部1Aが設けられているに過ぎないが、これは理解の容易のためであり、チップ抵抗器の生産性を高める観点からすると、1つのフレームFに多くの板状部1Aが設けられる。

- 5      次に、フレームFを用いてチップ抵抗器を製造する方法について、図10～図13を参照して説明する。

- まず、図10Aに示すように、各板状部1Aの上向きの片面10bの全体に絶縁層2C'を形成する。図面においては、支持部19上にも絶縁層2C'が形成されているが、この支持部19上には形成する必要はない。絶縁層2C'の形成は、たとえばエポキシ樹脂をベタ塗り状に厚膜印刷して行なう。次いで、図10Bに示すように、フレームFを表裏反転させてから、各板状部1Aの上向きとなった面10aに、複数の絶縁層2Aを各板状部1Aの長手方向に一定間隔で並ぶように形成する。各絶縁層2Aは、各板状部1Aと同一幅を有する矩形状である。各絶縁層2Aの形成は、絶縁層2C'の形成に用いたのと同じ樹脂および装置を用いて厚膜印刷により行なう。
- 10      15

- 各絶縁層2Aの形成後には、図11Cに示すように、各板状部1Aをその長手方向に延びる軸線C1周りの矢印N1方向に略90度回転させる。この回転は、接続部17を捩じり変形させることにより行なう。ただし、接続部17は、板状部1Aと比較して幅狭であるため、この接続部17は捩じり変形し易く、板状部1Aを簡単に回転させることが可能である。このように各板状部1Aを回転させると、一対の側面10cのそれぞれは、その向きが変わり、しかも支持部19の表面よりも上方、または裏面よりも下方に位置することとなる。このため、たとえば図11Dに示すように、絶縁膜形成用の液状の塗料2B''に板状部1Aの側面10cを接触させることにより、この側面10cに塗料2B''を塗布する作業が簡単に、かつ適切に行なえることとなる。塗布された塗料2B''の乾燥硬化により、図12Eに示すように、各板状部1Aの一対の側面10cには、絶縁層2B'が適切に形成される。絶縁層2B'の形成後には、各板状部1Aを逆回転させて元の姿勢に戻しておく。ただし、以降の電極形成や各板状部1Aの切断作業は、各板状部1Aが図11Cに示したような回転状態であっても実施可能である。したがっ
- 20      25

て、各板状部 1 A を元の姿勢に戻す工程を省略し、全体の工程数の減少を図ってもかまわない。

- 次いで、図 1 2 F に示すように、各板状部 1 A の片面 1 0 a のうち、絶縁層 2 A 間の各領域に、電極となる導電層 3 A' を形成する。導電層 3 A' の形成は、たとえば銅メッキにより行ない、その厚みは絶縁層 2 A の厚みよりも大きくする。この導電層 3 A' の形成により、ハンダ層を有しないチップ抵抗器が板状部 1 A の長手方向に一体的に繋がった構成に相当するバー状の抵抗器集合体 A 1' が得られることとなる。その後は、図 1 3 に示すように、バー状の各抵抗器集合体 A 1' を同図の仮想線 C 2 で示す箇所において切断する。この切断により、導電層 3 A' が 2 つの電極 3 に分割されるとともに、板状部 1 A の一部がチップ状の抵抗体 1 となる。また、絶縁層 2 B' , 2 C' が第 2 および第 3 の絶縁層 2 B , 2 C となり、複数のチップ抵抗器 A 1' が得られる。ただし、このチップ抵抗器 A 1' は、未だハンダ層が形成されていない。そこで、その後は既述した実施形態と同様に、たとえばバレルメッキ処理の手法を用いて抵抗体 1 の端面 1 0 d および電極 3 にハンダ層を形成する。これにより、図 1 ~ 図 3 に示したチップ抵抗器 A 1 と同様な構造のチップ抵抗器が好適に製造される。ただし、本実施形態においては、図 1 3 に示すように、電極 3 の側面が第 2 の絶縁層 2 A によって覆われた構造にはなっていないために、この部分にもハンダ層が形成されることとなる。これは、ハンダフィレットを大きく形成するのにより好ましいものとなる。
- 上記したように、チップ抵抗器の原材料として、フレーム F を用いると、矩形のプレートを原材料とする場合とは異なり、プレートをバー状の部材に切断する工程が不要であり、その分だけ製造作業が容易化される。また、複数の板状部 1 A の側面 1 0 c に絶縁層 2 B' を形成する場合、図 1 1 C および図 1 1 D に示したような手法を用いれば、複数の板状部 1 A に対する絶縁層 2 B' の形成を一括して行なうことができるために、厚膜印刷の手法により絶縁層 2 B' を順次形成する場合よりもその作業性が良好となる。

図 1 4 ~ 図 3 6 は、本発明の他の実施形態を示している。

図 1 4 および図 1 5 に示すチップ抵抗器 A 2 は、抵抗体 1 の端面 1 0 d にハンダ層が形成されておらず、各電極 3 の下面のみにハンダ層 3 9 が形成された構成

- を有している。このチップ抵抗器A 2においては、先に述べたチップ抵抗器A 1と比較すると、端面1 0 dにハンダ層が形成されていない分だけ、大きなハンダフィレットを形成することが困難となる。ただし、先のチップ抵抗器A 1と同様に、抵抗体1の裏面1 0 aと両側面1 0 cとにハンダが不当に付着することが第1および第2の絶縁層2 A, 2 Bにより防止されるために、このチップ抵抗器A 2の実装に用いるハンダの量を多くし、このことによりハンダフィレットを形成可能である。ハンダ層3 9は、実装時のハンダ付け性を良くするのに役立つ。

図1 6および図1 7は、上記したチップ抵抗器A 2の製造方法の一例を示している。

- 10 この製造方法においては、まず図1 6 Aに示すような中間品を作製する。この中間品は、プレートP 1の片面1 0 bに、絶縁層2 C'が形成され、かつプレートP 1の反対の面1 0 aには、ストライプ状の絶縁層2 A'が形成されたものである。絶縁層2 A'の各間には、導電層3 A'とハンダ層3 9 A'とが重ねて形成されている。この中間品は、ハンダ層3 9 A'が形成されている点を除くと、図6 Dに示した構成と同様であり、この構成を得るための手法としては前述したのと同様な手法を採用することができる。ハンダ層3 9 A'は、たとえばメッキ処理の手法により形成する。プレートP 1の表裏面のうち、導電層3 A'以外の部分は樹脂製の絶縁層2 A', 2 C'により覆われているために、導電層3 A'の表面部分にハンダ層3 9 A'を適切に形成することができる。
- 20 上記中間品を作製した後は、図1 6 Bに示すように、プレートP 1を各導電層3 A'や各第1の絶縁層2 A'が延びる方向とは直交する方向において切断し、複数のバー状の抵抗体材料1 A'に分割する。次いで、図1 7 Cに示すように、このバー状の抵抗体材料1 A'の一对の側面1 0 cのそれぞれに樹脂を塗布するなどして第2の絶縁層2 B'を形成する。これにより、チップ抵抗器A 2が直列に繋がった構成に相当するバー状の抵抗器集合体A 2'が得られる。その後は、図1 7 Dに示すように、この抵抗器集合体A 2'を仮想線で示す複数の箇所において切断し、複数のチップに分割していく。これにより、各導電層3 A'は、チップ抵抗器A 2の電極3となり、複数のチップ抵抗器A 2が好適に製造される。

図1 8に示すチップ抵抗器A 3は、第2の絶縁層2 Bが電極3およびハンダ層

39の側面を覆っていない点において上記したチップ抵抗器A2とは相違しており、それ以外の構成はチップ抵抗器A2と同様である。

このチップ抵抗器A3は、たとえば図19A～図19Dに示すような工程により製造可能である。まず、図19Aに示すように、プレートP1の片面上に絶縁層2A'をストライプ状に形成するとともに、その反対面に絶縁層2C'をべた塗り状に形成し、その後このプレートP1をバー状の抵抗体材料1A'として切断する。次いで、図19Bに示すように、この抵抗体材料1A'の一对の側面に絶縁層2B'を形成する。また、図19Cに示すように、絶縁層2A'どうしの間の領域に、導電層3A'およびハンダ層39A'を形成する。これにより、バー状の抵抗器集合体A3'が得られる。その後は、図19Dに示すように、抵抗器集合体A3'を複数のチップに切断する。この切断作業により、図18に示したチップ抵抗器A3が得られる。このチップ抵抗器A3においても、チップ抵抗器A2について述べたのと同様な作用が得られる。

図20A～図20Cは、チップ抵抗器A2の製造方法の他の例を示している。この製造方法においては、まず、図20Aに示すように、バー状の抵抗体材料1A'を準備しておく。次いで、図20Bに示すように、この抵抗体材料1A'に絶縁層2A'～2C'、複数の導電層3A'およびハンダ層39A'を形成することにより、抵抗器集合体A3'を作製する。その後は、図20Cに示すように、抵抗器集合体A3'を切断することにより、複数のチップ抵抗器A3に分割する。このように本発明においては、抵抗器集合体の作製に際し、プレート状の抵抗体材料あるいは図8Aおよび図8Bに示したようなフレームを用いるのに代えて、バー状の抵抗体材料を用いてもかまわない。

図21に示すチップ抵抗器A4は、抵抗体1の両側面10cが絶縁層によって覆われていない構成とされている。ただし、抵抗体1の両端面10dと各電極3の下面とは、ハンダ層4によって覆われた構成とされている。このチップ抵抗器A4においては、先に述べたチップ抵抗器A1と同様に、所望箇所に実装する際にハンダ層4を利用して端面10dに沿ったハンダフィレットHfを大きく形成することができる利点があり、本発明はこのような構成にしてもかまわない。

上記したチップ抵抗器A4は、次のような方法により製造することができる。

すなわち、まず図 2 2 A に示すような中間品を作製する。この中間品は、図 6 D に示したものと同様である。次いで、図 2 2 B に示すように、仮想線 C 4 で示す箇所において、各導電層 3 A'、プレート P 1 および絶縁層 2 C' を切断する。この切断位置は、具体的には、各導電層 3 A' をその幅方向において 2 分割する位置であり、その切断方向は、各導電層 3 A' や絶縁層 2 A' が延びる方向である。この切断により、プレート P 1 は複数のバー状の抵抗体材料 1 A' に分割されることとなり、ハンダ層が未形成のバー状の抵抗器集合体が形成される。このバー状の抵抗器集合体は、抵抗体材料 1 A' の表裏いずれかの片面に、絶縁層 2 A' および分割された帯状の導電層 3 A' が形成され、かつその反対の面には分割された絶縁層 2 C' が形成されたものである。抵抗体材料 1 A' は、切断面として、その長手方向に延びる一对の側面 1 0 d' を備えたものとなる。

その後は、図 2 3 C に示すように、バー状の抵抗体材料 1 A' の一对の側面 1 0 d' および各導電層 3 A' の表面に、たとえばメッキ処理の手法によりハンダ層 4' を形成する。これにより、ハンダ層 4' を備えたバー状の抵抗器集合体 A 4' が得られる。この抵抗器集合体 A 4' が得られた後には、図 2 3 D に示すように、仮想線 C 5 で示す複数箇所において、抵抗器集合体 A 4' を切断する。この切断により、複数のチップ抵抗器 A 4 が好適に製造される。

図 2 4 は、チップ抵抗器 A 4 の他の製造方法を示している。

この製造方法においては、抵抗体 1 の原材料としてフレーム F を用いている。このフレーム F は、図 8 A および図 8 B で示したのと同様なものである。このフレーム F の各板状部 1 A の片面上には、各板状部 1 A の長手方向に延びる帯状の絶縁層 2 A' と、この絶縁層 2 A' を挟む 2 条の帯状の導電層 3 A' とを形成する（網点模様が付された部分が導電層 3 A' である）。また、各板状部 1 A の一对の側面 1 0 c' には、ハンダ層 4' を形成する。同図には示していないが、ハンダ層 4' は、導電層 3 A' の表面を覆うように形成してもかまわない。また、各板状部 1 A の上記片面とは反対の面には、絶縁層 2 C' に対応する絶縁層を形成しておく。このような工程により、バー状の抵抗器集合体 A 4' が得られる。そして、この抵抗器集合体 A 4' を仮想線 C 6 の箇所で切断すると、同図の仮想線に示すように、チップ抵抗器 A 4 が製造される。

図 2 5 ~ 図 2 7 に示すチップ抵抗器 A 5 は、一対の電極 3 が抵抗体 1 の裏面 1 0 a の長手方向における端縁 1 a から適当な距離 L 3 だけ離れた位置に設けられた構造を有している。各電極 3 の下面には、絶縁層 3 9 が重ねて形成されている。第 1 の絶縁層 2 A は、抵抗体 1 の裏面 1 0 a のうち、一対の電極 3 間の領域を覆う領域 2 A a と、裏面 1 0 a の上記以外の部分を覆う 2 つの領域 2 A b とに分かれて形成されている。

このチップ抵抗器 A 5 においては、各電極 3 が抵抗体 1 の裏面 1 0 a の端縁 1 a から適当な寸法 L 3 だけ離間しているために、各電極 3 の幅 L 2 は、たとえば各電極 3 を抵抗体 1 の端縁 1 a まで延びるように形成した場合よりも狭くなる。このように各電極 3 の幅 L 2 を狭くすると、一対の電極 3 のそれぞれの内側縁部 3 0 a 間の抵抗値 R 1 と、外側縁部 3 0 b 間の抵抗値 R 2 との差は小さくなる。その結果、このチップ抵抗器 A 5 を所望箇所にハンダを利用して面実装した場合に、たとえばそのハンダが一対の電極 3 の内側縁部 3 0 a 寄りの部分に偏って接触したり、あるいはそれとは反対に一対の電極 3 の外側縁部 3 0 b 寄りの部分に偏って接触するような事態が発生しても、抵抗値に大きな差が生じないようにすることができる。抵抗値 R 1, R 2 の差を小さくするための他の手段としては、各電極 3 の厚みを大きくしてその電気抵抗を下げる可以考虑。ただし、本実施形態においてはそのような観点から各電極 3 の厚みを大きくする必要はないため、チップ抵抗器 A 5 全体の薄型化を好適に図ることもできる。

上記したチップ抵抗器 A 5 を製造するには、たとえば図 2 8 に示すように、フレーム F の各板状部 1 A の片面上に、複数の絶縁層 2 A を一定間隔で形成するとともに、それらの各間に電極 3 を形成することにより、バー状の抵抗器集合体 A 5' を形成する。各板状部 1 A の一対の側面 1 0 c には、第 2 の絶縁層 2 B となる絶縁層 2 B' も形成しておき、また各板状部 1 A の上記片面とは反対の面には、第 3 の絶縁層 2 C となる絶縁層も形成しておく。フレーム F は、図 8 A および図 8 B を参照して説明したものと同様な構成であり、また絶縁層 2 B' の形成手段としては、図 1 1 C および図 1 1 D を参照して説明したのと同様な方法を用いることができる。抵抗器集合体 A 5' を作製した後は、仮想線 C 7 で示す複数箇所において、この抵抗器集合体 A 5' を切断する。これにより、複数のチップ抵抗器 A 5

が適切に製造される。

図 29 に示すチップ抵抗器 A6 は、抵抗体 1 の一対の側面 10c が絶縁層によって覆われていない構成とされている。ただし、このチップ抵抗器 A6 の各電極 3 は、抵抗体 1 の裏面 10a の端縁 1a から適当な距離 L3 だけ離れており、各電極 3 の幅 L2 の狭小化が図られている。したがって、このチップ抵抗器 A6 においても、チップ抵抗器 A5 について述べたのと同様に、実装に用いられるハンダが各電極 3 の内側縁部寄りと外側縁部寄りとのいずれの部分に偏ってもその際の抵抗値の誤差を小さくすることができる利点があり、本発明はこのチップ抵抗器 A6 に示すような構成にしてもかまわない。

10 上記したチップ抵抗器 A6 は、チップ抵抗器 A5 と比較すると、第 2 の絶縁層 2B を備えていない点が相違するだけである。このため、このチップ抵抗器 A6 は、図 28 を参照して説明した製造方法を採用して簡単に製造することができる。ただし、その場合、フレーム F には絶縁層 2B' を形成しないこととなる。

また、チップ抵抗器 A6 についての上記以外の製造方法としては、次のような方法を用いることもできる。すなわち、まず図 30A に示すような中間品を作製する。この中間品は、図 16A に示したものと同様な構成であり、プレート P1 の片面 10a には、ストライプ状の複数の絶縁層 2A' とこれらの間に形成された導電層 3A' およびハンダ層 39A' とが形成されている。上記中間品に対し、図 30B に示すように、打ち抜き加工（ブランキング）を繰り返して施し、プレート P1 を複数のチップ状の抵抗体 1 に分割していく（同図において、網点模様を入れた部分は、絶縁層 2A' に相当する部分である。以降の図面についても同様である）。この打ち抜き作業においては、互いに隣り合う 2 つの導電層 3A' およびハンダ層 39A' のそれぞれの一部と、これらの間に挟まれた 1 つの絶縁層 2A' の一部と、これらの両脇に位置する 2 つの絶縁層 2A' のそれぞれの一部とが、抵抗体 1 の片面上に残存するようにプレート P1 を打ち抜く。この打ち抜きにより、2 つの導電層 3A' のそれぞれの一部は、チップ抵抗器 A6 における一対の電極 3 となり、絶縁層 2A' の一部分は、第 1 の絶縁層 2A となる。図 30B においては、打ち抜き領域を仮想線で示しており、同図のように、プレート P1 の打ち抜きは、複数の打ち抜き領域が適当な間隔 L4 を隔ててマトリクス状に並んでいくように

進めていく。このようなことにより、プレートP 1から複数のチップ抵抗器A 6を適切に複数個取りすることができる。

上記したように、プレートP 1を複数の抵抗体1に分割する手段としては、打ち抜き手段を採用することもできる。型を用いた打ち抜き手段によれば、抵抗体1の縦横の寸法を、型に対して殆ど誤差の無い正確な寸法に仕上げる事が可能である。また、上記打ち抜き作業を1つの打ち抜き用型を繰り返して用いて行なえば、複数の打ち抜き用型を交互に用いる場合とは異なり、複数の打ち抜き用型の寸法のバラツキに起因する製造誤差も無い。

図3 1 Aおよび図3 1 Bに示すチップ抵抗器A 7は、第1の絶縁層2 Aが略十字状に形成されていることにより、抵抗体1の裏面1 0 aには4つの電極3が設けられている。

このチップ抵抗器A 7は、たとえば次のような使用が可能となる。すなわち、4つの電極3のうち、2つの電極3を一对の電流用電極として用いるとともに、残りの2つの電極3を一对の電圧用電極として用いる。電気回路の電流検出を行なう場合、一对の電流用電極3については上記電気回路の電流が流れるように上記電気回路との電気接続を図る。一对の電圧用電極3には電圧計を接続する。チップ抵抗器A 7の抵抗値は既知であるため、このチップ抵抗器A 7の抵抗体1における電圧降下を上記電圧計を利用して測定すると、この測定値をオームの式にあてはめることにより、抵抗体1に流れる電流の値を正確に知ることが可能となる。4つの電極3の配置は対称であるから、チップ抵抗器A 7を180°回転させて実装しても不具合を生じないようにすることができる。

このチップ抵抗器A 7を製造するには、たとえば図3 2 Aに示すように、まずフレームFの板状部1 Aの片面に、第1の絶縁層2 Aとなる絶縁層2 A'と電極3となる導電層3 A'とを図示された形態に形成することにより、バー状の抵抗器集合体A 7'を形成する。次いで、抵抗器集合体A 7'のうち、同図の仮想線C 8で示す箇所を切断する。

また、他の製造手段としては、たとえば図3 2 Bに示すように、プレートP 1に絶縁層2 A'と導電層3 A'とを形成しておき、同図の仮想線で示す箇所においてこのプレートP 1に打ち抜き加工を施す手段を用いることもできる。打ち抜き加



工に代えて、上記仮想線で示す箇所を、シャー（せん断機）やロータリ式カッターなどの切断装置を用いて切断する手段を採用してもかまわない。ただし、プレートP 1の打ち抜き加工または切断加工を行なっただけでは、抵抗体1の側面10cに第2の絶縁層2Bが形成されていないチップ抵抗器が製造される。したがって、第2の絶縁層2Bを備えたチップ抵抗器A 7を得るためには、その後第2の絶縁層2Bの形成作業を行なうこととなる。もちろん、前述した他の実施形態のチップ抵抗器と同様に、図8Aおよび図8Bに示したフレームFを利用して、チップ抵抗器A 7を製造することもできる。これは、以降の実施形態のチップ抵抗器についても同様である。

10 上記したチップ抵抗器A 7の構成から理解されるように、本発明においては、抵抗体に二対（4つ）の電極を設けた構成としてもよいことは勿論のこと、二対以上の対をなすようにそれ以上の数の電極3を設けた構成としてもかまわない。チップ抵抗器の電極の総数を多くした場合、たとえばそれらのうちの一部の電極のみを使用するといった態様で使用することもできる。

15 図33Aおよび図33Bに示すチップ抵抗器A 8は、先のチップ抵抗器A 7と同様に、抵抗体1の裏面10aに4つの電極3（3a, 3b）が形成されている。ただし、2つの電極3aは、裏面10aの端縁1aから適当な距離L 5だけ離間している。同様に、2つの電極3bも端縁1aから適当な距離だけ離間している。このチップ抵抗器A aを製造するには、たとえば図33Cに示すように、プレートP 1の片面に絶縁層2A'と導電層3A'とを形成する場合に、これらを図示されたような形状とし、かつ仮想線で示す箇所においてプレートP 1を切断すればよい。

このチップ抵抗器A 8においては、先に説明したチップ抵抗器A 7と同様に、電流検出と電圧検出とが可能である。そして、このことに加え、電極3のそれぞれが端縁1aから離間していることにより、それらの幅L 6が細くなっている。したがって、実装用のハンダが各電極3の内側縁寄りや外側縁寄りに偏って付着しても、抵抗値に大きなばらつきは生じない。

図34Aおよび図34Bに示すチップ抵抗器A 9は、先のチップ抵抗器A 8と同様に、2つの電極3aどうし、および2つの電極3bどうしがそれぞれ対をな

している。ただし、電極 3 a と電極 3 b とは、互いに形状、サイズ、およびそれらの電極間寸法 L 7, L 8 が相違したものとなっている。電極 3 b は、抵抗体 1 の裏面 10 a の端縁 1 a から離反しているのに対し、電極 3 a はそのような配置にはなっておらず、電極 3 b の方が電極 3 a よりも幅が小さくされている。この

5 チップ抵抗器 A 8 を製造するには、たとえば図 3 4 C に示すように、プレート P 1 の片面に絶縁層 2 A' と導電層 3 A' とを形成する場合に、これらを図示された形状にし、仮想線で示す箇所においてプレート P 1 を切断すればよい。

図 3 5 A および図 3 5 B に示すチップ抵抗器 A 10 においても、先のチップ抵抗器 A 9 と同様に、2 つの電極 3 a どうし、および 2 つの電極 3 b どうしがそれぞれ対をなしており、かつ電極 3 a と電極 3 b とは、互いに形状およびサイズが相違したものとなっている。電極 3 b は幅が小さい矩形状であるのに対し、電極 3 a はそれよりも幅が広い非矩形状である。このチップ抵抗器 A 10 を製造するには、たとえば図 3 5 C に示すように、プレート P 1 の片面に絶縁層 2 A' と導電層 3 A' とを形成する場合に、これらを図示された形状とし、仮想線で示す箇所においてプレート P 1 を切断すればよい。

10

15

これらのチップ抵抗器 A 9, A 10 においては、細幅な一対の電極 3 b を電圧用電極として用い、かつ幅広な一対の電極 3 a を電流用電極として用いる。電圧用電極は、電圧降下量を正確に測定するのに利用されるものであるから、細幅な一対の電極 3 b を電圧用電極とすれば、正確な電圧降下量を求めることが可能となる。これらの実施形態から理解されるように、本発明においては、複数の電極の形状やサイズなどを不揃いに構成してもかまわない。

20

本発明は、上述した実施形態の内容に限定されない。本発明に係るチップ抵抗器およびチップ抵抗器の製造に用いられるフレームの各部の具体的な構成は、種々に設計変更自在である。同様に、本発明に係るチップ抵抗器の製造方法の各

25

工程の具体的な構成も、種々に変更自在である。

電極は、たとえばメッキ処理の手法により形成すれば、その形成作業が容易であり、好ましいものの、本発明はこれに限定されず、他の方法を用いてもかまわない。ハンダ層は、メッキ処理に代えて、たとえば抵抗体材料の所望の部分を溶融ハンダに接触させるといった手法により形成することもできる。抵抗体に絶縁

層を形成する手段としては、印刷に代えて、樹脂の転写、あるいは樹脂材の貼付といった手段を採用することもできる。本発明に係るチップ抵抗器は、低抵抗のものとして構成する場合に好適であるが、その具体的な抵抗値も限定されるものではない。

- 5      チップ抵抗器の製造に用いられるフレームについては、図 3 6 A に示すように、複数の板状部 1 A が支持部 1 9 に片もち状に支持された形態とすることも可能であり、必ずしも各板状部 1 A を支持部 1 9 に両端支持させていなくてもかまわない。また、図 3 6 B に示すように、板状部 1 A と支持部 1 9 との接続部 1 7 を細幅に形成する場合、板状部 1 A の幅方向中心から偏った位置に接続部 1 7 を設けた構成としてもかまわない。フレームの材質や板状部の具体的なサイズなどは、最終的に製造されるチップ抵抗器の仕様に応じて適宜選択できる事項である。
- 10

## 請求の範囲

1. 厚み方向に間隔を隔てた表裏面および幅方向に間隔を隔てて一定方向に延びた一対の側面を有するチップ状の抵抗体と、
- 5      この抵抗体の裏面に上記一定方向において間隔を隔てて並ぶように設けられた複数の電極と、  
         を備えているチップ抵抗器であって、  
         上記抵抗体の裏面のうち、上記複数の電極間の領域を覆う第1の絶縁層と、  
         上記抵抗体の上記一対の側面を覆う第2の絶縁層と、
- 10      を備えていることを特徴とする、チップ抵抗器。
2. 上記抵抗体の表面を覆う第3の絶縁層をさらに備えている、請求項1に記載のチップ抵抗器。
- 15      3. 上記第1ないし第3の絶縁層のうち、少なくとも2つの絶縁層は同一の材質とされている、請求項2に記載のチップ抵抗器。
4. 上記各電極の厚みは、上記第1の絶縁層の厚みよりも大きくされている、請求項2に記載のチップ抵抗器。
- 20      5. 上記複数の電極としては、二対以上の電極が設けられている、請求項2に記載のチップ抵抗器。
6. 上記抵抗体は、上記一定方向に間隔を隔てた一対の端面を有しており、
- 25      上記各端面には、ハンダ層が形成されている、請求項1に記載のチップ抵抗器。
7. 上記複数の電極は、上記抵抗体の裏面の上記一定方向における端縁から離間して設けられている、請求項1に記載のチップ抵抗器。

8. バー状の抵抗体材料の裏面に、この抵抗体材料の長手方向に間隔を隔てて並んだ複数の電極が設けられているとともに、上記裏面の上記複数の電極間領域および上記抵抗体材料の一对の側面が第1および第2の絶縁層により覆われているバー状の抵抗器集合体を作製する工程と、

- 5      上記抵抗器集合体をその長手方向の複数箇所において切断することにより、複数のチップ抵抗器に分割する工程と、

を有していることを特徴とする、チップ抵抗器の製造方法。

9. 上記バー状の抵抗器集合体を作製する工程は、

- 10      抵抗体材料としてのプレートの片面にパターン形成された絶縁層と上記各電極となる導電層とを設けた後に、上記プレートを上記バー状の抵抗体材料に分割する工程と、

上記バー状の抵抗体材料の一对の側面に絶縁層を形成する工程と、

を含んでいる、請求項8に記載のチップ抵抗器の製造方法。

15

10. 上記バー状の抵抗器集合体を作製する工程は、

抵抗体材料としてのプレートの片面に絶縁層をパターン形成した後に、上記プレートを上記バー状の抵抗体材料に分割する工程と、

- 20      上記バー状の抵抗体材料の一对の側面に絶縁層を形成するとともに、上記パターン形成された絶縁層が形成されている面に複数の電極を形成する工程と、  
を含んでいる、請求項8に記載のチップ抵抗器の製造方法。

11. 上記抵抗器集合体を複数のチップ抵抗器に分割する前に、上記抵抗体材料の表面を覆う第3の絶縁層を形成する工程をさらに有している、請求項8に記載の  
25      チップ抵抗器の製造方法。

12. バー状の抵抗体材料の裏面に、この抵抗体材料の長手方向に間隔を隔てて並んだ複数の電極とこれら複数の電極間領域を覆う第1の絶縁層とが設けられたバー状の抵抗器集合体を作製する工程と、

上記抵抗器集合体をその長手方向の複数箇所において切断することにより、抵抗体の側面が露出した複数のチップ抵抗器に分割する工程と、

それら複数のチップ抵抗器の各抵抗体の側面に第 2 の絶縁層を形成する工程と、  
を有していることを特徴とする、チップ抵抗器の製造方法。

5

13. 表裏面および一对の側面を有して一定方向に延びた複数の板状部と、これら複数の板状部を支持する支持部とを備えた導電性部材からなるフレームを準備し、

上記各板状部の表裏面のいずれか一方に、上記一定方向に間隔を隔てて並んだ複数の電極とこれら複数の電極間領域に位置する第 1 の絶縁層とを形成するとと

10 もに、上記各板状部の一对の側面に第 2 の絶縁層を形成することにより、複数のバー状の抵抗器集合体を作製する工程と、

上記各板状部を複数のチップ状の抵抗体とするように、上記各抵抗器集合体を複数のチップ抵抗器に分割する工程と、

を有していることを特徴とする、チップ抵抗器の製造方法。

15

14. 上記各板状部の一对の側面に第 2 の絶縁層を形成する工程は、上記各板状部と上記フレームの支持部との接続部を捩じり変形させることによって上記各板状部をその長手方向に延びる軸線周りに回転させた状態で行なう、請求項 13 に記載のチップ抵抗器の製造方法。

20

15. 上記フレームとしては、上記接続部が上記板状部よりも幅狭に形成されたものを用いる、請求項 14 に記載のチップ抵抗器の製造方法。

16. 上記抵抗器集合体を複数のチップ抵抗器に分割する前に、上記各板状部の表裏面のうち、上記第 1 の絶縁層が形成されている面とは反対の面に、第 3 の絶縁層を形成する工程をさらに有している、請求項 13 に記載のチップ抵抗器の製造方法。

25

17. 上記バー状の抵抗器集合体を作製する工程は、上記各板状部に上記第 1 ない

し第3の絶縁層を形成した後に、メッキ処理によって上記複数の電極を形成する工程を含んでいる、請求項16に記載のチップ抵抗器の製造方法。

18. 表裏面および一对の側面を有して一定方向に延びた複数の板状部と、これら  
5 複数の板状部を支持する支持部とを備えている導電性部材からなるフレームであ  
って、

上記各板状部と上記支持部との接続部は、上記板状部よりも幅狭に形成されて  
いることを特徴とする、フレーム。

- 10 19. 上記支持部は、枠状であり、

上記各板状部の長手方向の両端部のそれぞれが、上記接続部を介して上記支持  
部に支持されている、請求項18に記載のフレーム。

20. 厚み方向に間隔を隔てた表裏面および厚み方向と交差する一定方向に間隔を  
15 隔てた一对の端面を有するチップ状の抵抗体と、

上記一定方向に間隔を隔てるようにして上記抵抗体の裏面に設けられた複数の  
電極と、

を備えているチップ抵抗器であって、

- 上記抵抗体の上記各端面には、ハンダ層が形成されていることを特徴とする、  
20 チップ抵抗器。

21. 上記ハンダ層は、上記各端面の全体を覆っている、請求項20に記載のチッ  
プ抵抗器。

- 25 22. 上記抵抗体の上記裏面のうち、上記複数の電極間の領域を覆う第1の絶縁層  
をさらに備えている、請求項20に記載のチップ抵抗器。

23. 上記各電極には、上記ハンダ層と一体および別体のいずれかのハンダ層が積  
層して形成されている、請求項20に記載のチップ抵抗器。

24. バー状の抵抗体材料の表裏いずれかの片面に、この抵抗体材料の短手方向に間隔を隔てて並んだ複数の電極形成用の導電層が設けられているとともに、上記抵抗体材料の長手方向に延びる一対の側面にハンダ層が形成されたバー状の抵抗器集合体を作製する工程と、
- 5 上記抵抗器集合体をその長手方向の複数箇所において切断することにより、複数のチップ抵抗器に分割する工程と、
- を有していることを特徴とする、チップ抵抗器の製造方法。
- 10 25. チップ状の抵抗体の表裏いずれかの片面に、一定方向において間隔を隔てた複数の電極が形成されているとともに、上記抵抗体のうちの上記一定方向における一対の端面を部分的に露出させるように上記抵抗体を覆う絶縁層を備えているハンダ層未形成のチップ抵抗器を作製する工程と、
- 上記抵抗体の一対の端面にハンダ層を形成する工程と、
- 15 上記抵抗器の製造方法。
26. 上記ハンダ層未形成のチップ抵抗器を複数作製しておき、かつ上記ハンダ層を形成する工程においては、バレルメッキ処理により上記複数のハンダ層未形成のチップ抵抗器に対して上記ハンダ層を一括して形成する、請求項 25 に記載の
- 20 チップ抵抗器の製造方法。
27. 上記ハンダ層未形成のチップ抵抗器を作製する工程は、
- バー状の抵抗体材料の表裏いずれかの片面に、この抵抗体材料の長手方向に間隔を隔てて並んだ複数の電極形成用の導電層が設けられているとともに、上記抵抗体材料の長手方向に延びる一対の側面および上記片面とは反対の面に絶縁層が
- 25 形成されたバー状の抵抗器集合体を作製する工程と、
- 上記抵抗器集合体をその長手方向の複数箇所において切断する工程と、
- を含んでいる、請求項 25 に記載のチップ抵抗器の製造方法。



28. 上記バー状の抵抗器集合体を作製する工程は、抵抗体材料となるプレートの片面に上記各電極となる導電層を設ける工程と、上記プレートを上記バー状の抵抗体材料に分割する工程と、を含んでいる、請求項 27 に記載のチップ抵抗器の製造方法。

5

29. 上記バー状の抵抗器集合体を作製する工程は、複数の板状部を有する導電性部材からなるフレームを準備し、かつ上記各板状部を上記バー状の抵抗体材料として、その片面上に上記各電極となる導電層を設ける工程を含んでいる、請求項 27 に記載のチップ抵抗器の製造方法。

10

30. 厚み方向に間隔を隔てた表裏面および厚み方向と交差する一定方向に間隔を隔てた一对の端面を有するチップ状の抵抗体と、

上記一定方向に間隔を隔てるようにして上記抵抗体の裏面に設けられた複数の電極と、

15      を備えているチップ抵抗器であって、

上記複数の電極は、上記抵抗体の裏面の上記一定方向における端縁から離間して設けられていることを特徴とする、チップ抵抗器。

31. 上記抵抗体の裏面のうち、上記複数の電極間の領域を覆う絶縁層を備えている、請求項 30 に記載のチップ抵抗器。

20

32. 上記絶縁層は、上記抵抗体の裏面のうち、上記複数の電極と上記端縁との間の領域も覆っている、請求項 31 に記載のチップ抵抗器。

25   33. 抵抗体の材料となるプレートの片面に、絶縁層をパターン形成する工程と、  
上記プレートの上記片面のうち、上記絶縁層が形成されていない領域に、導電層を形成する工程と、

上記プレートをチップ状の複数の抵抗体に分割する工程とを有し、

上記プレートの分割は、上記各抵抗体の片面において上記導電層の一部が上記

絶縁層の一部を挟んで互いに離間する一対の電極として形成され、かつこれら一対の電極はこれらが並ぶ方向において上記抵抗体の端縁から離間するように行なうことを特徴とする、チップ抵抗器の製造方法。

FIG.1

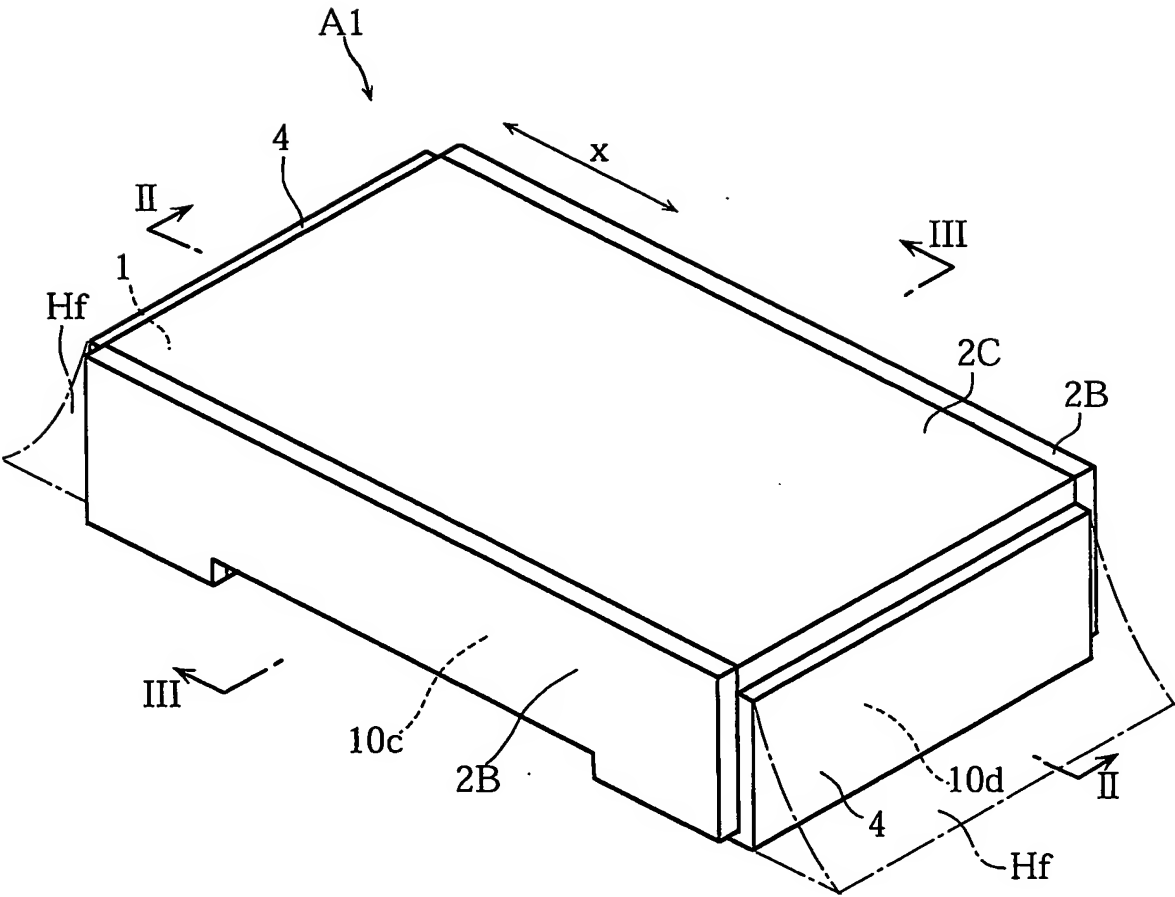


FIG.2

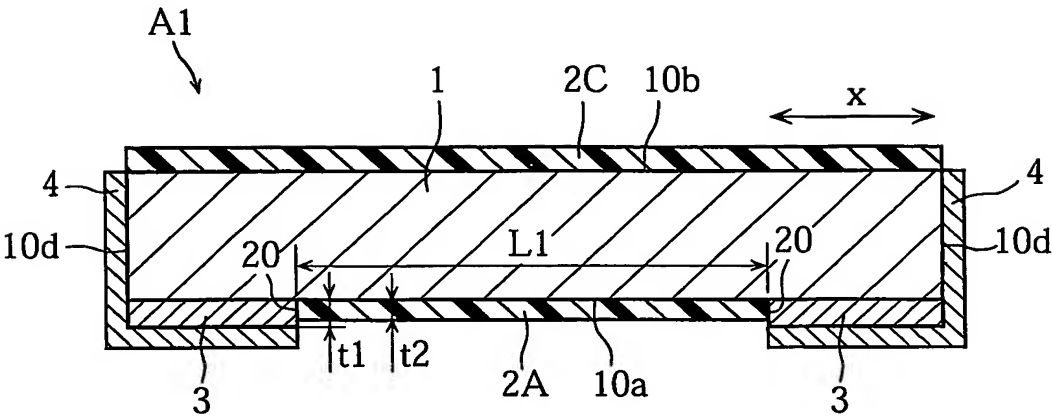


FIG.3

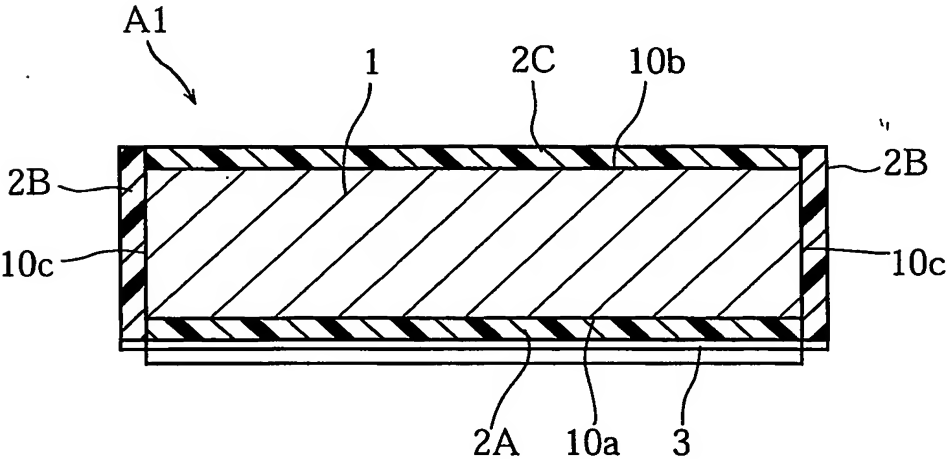


FIG.4

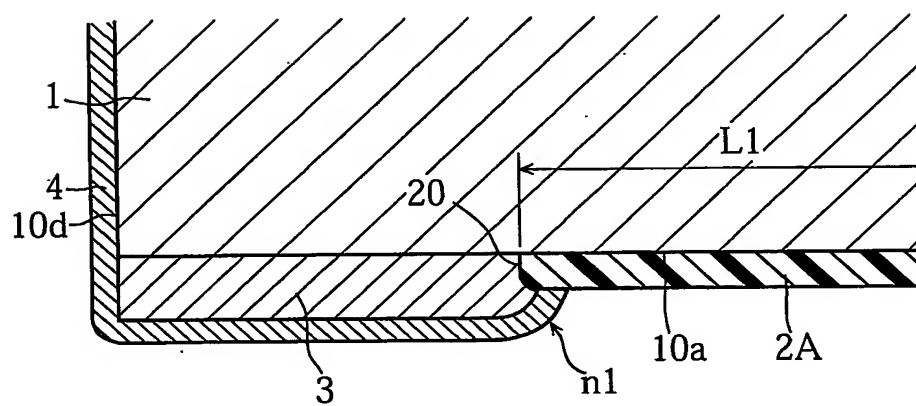


FIG.5A

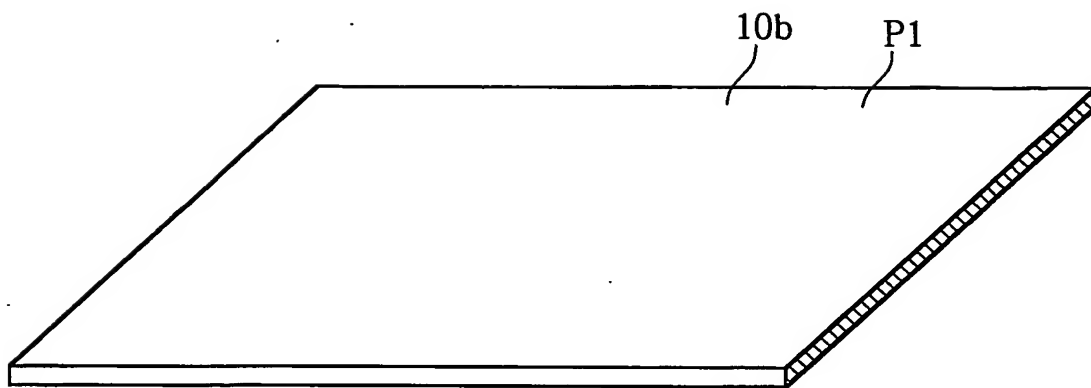


FIG.5B

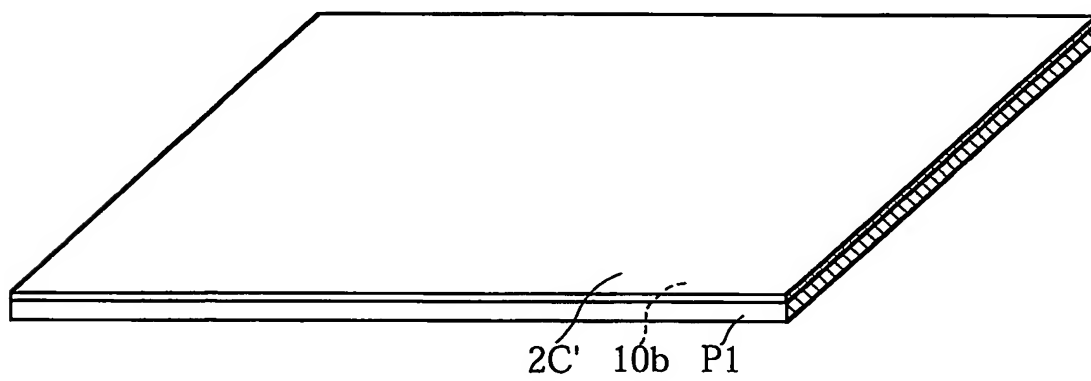


FIG.5C

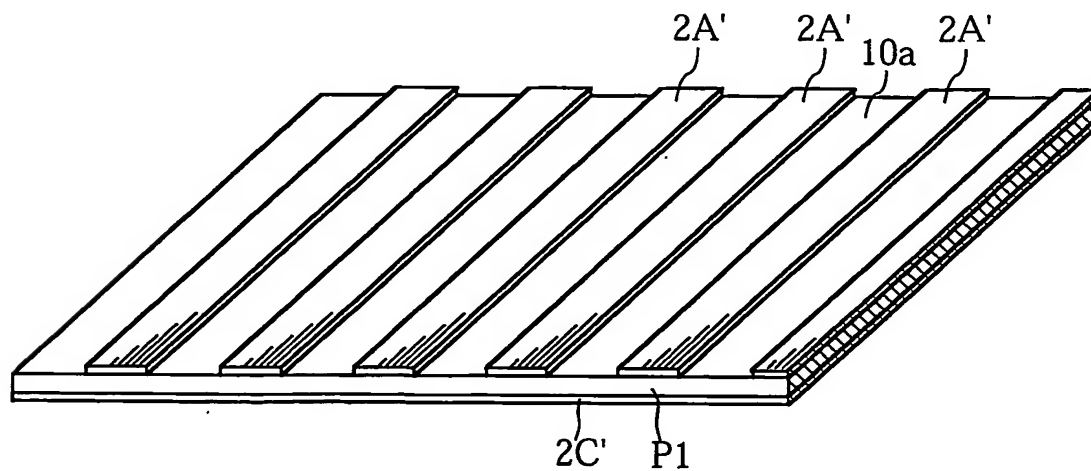


FIG.6D

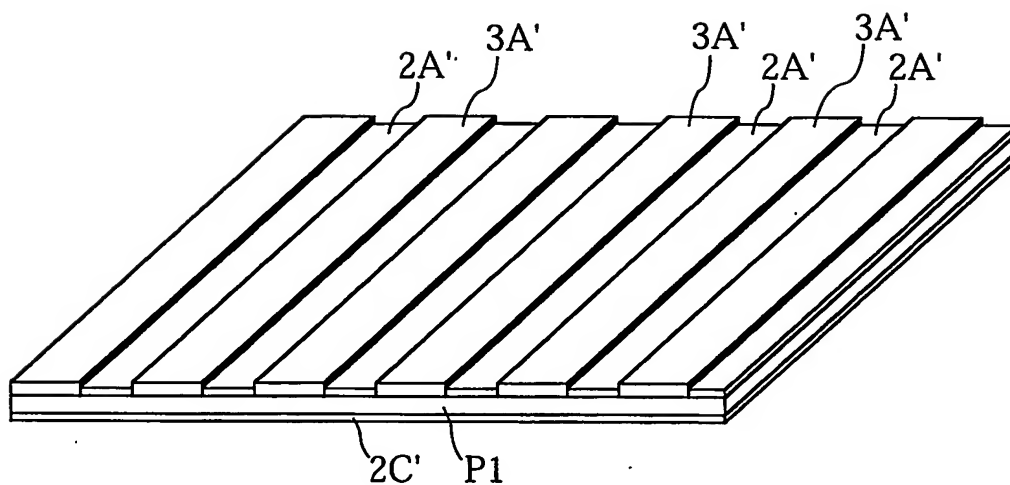


FIG.6E

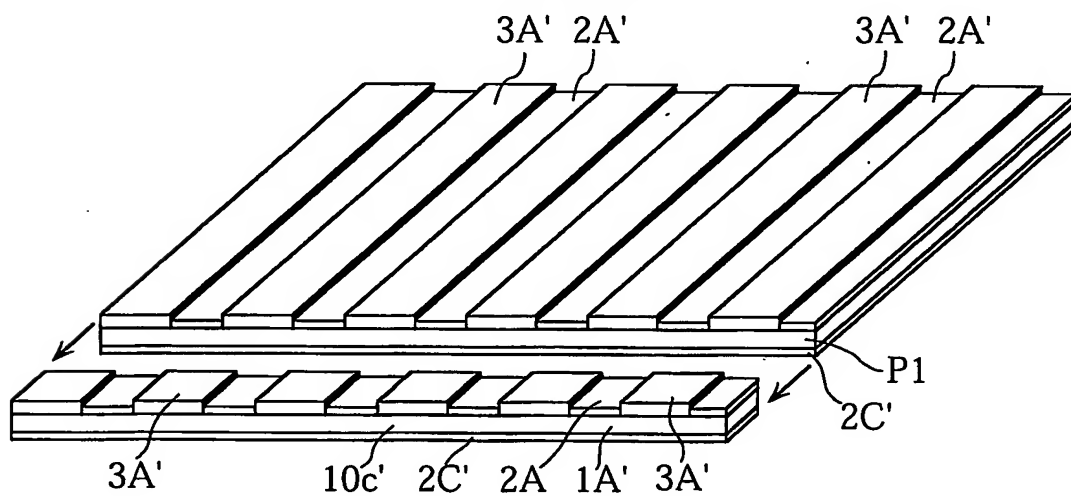


FIG.6F

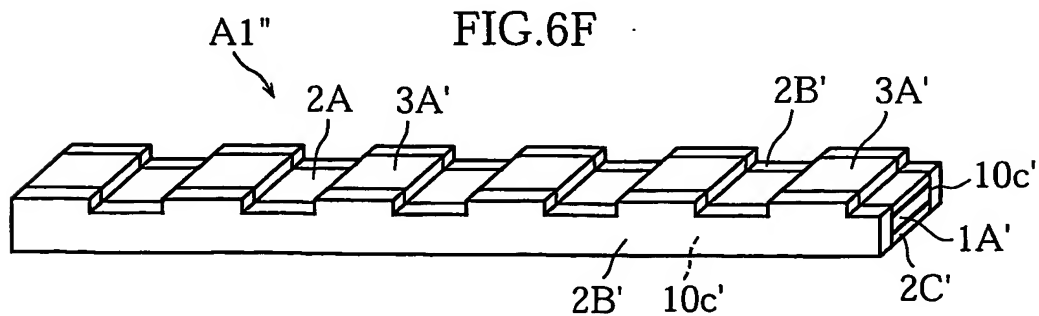


FIG. 7G

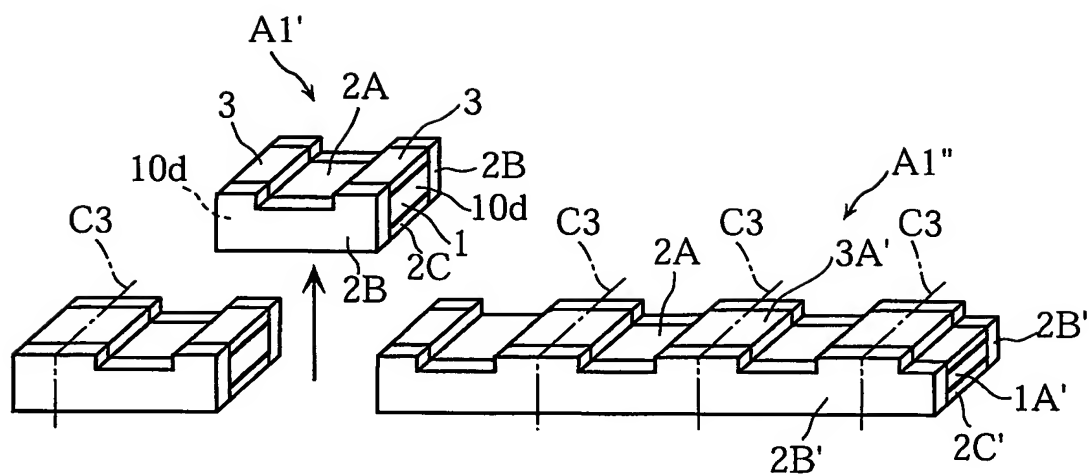
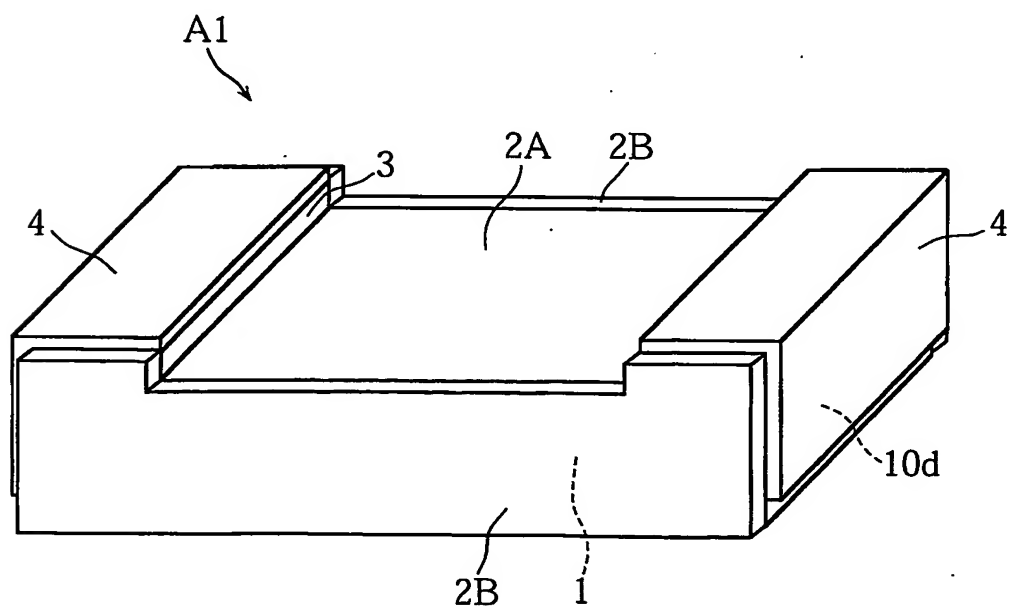


FIG. 7H





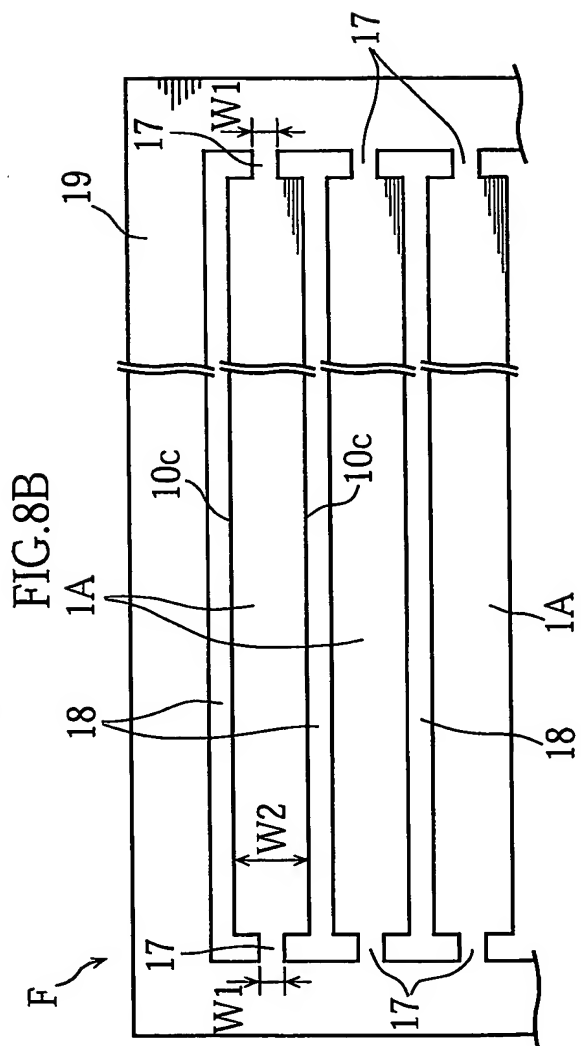
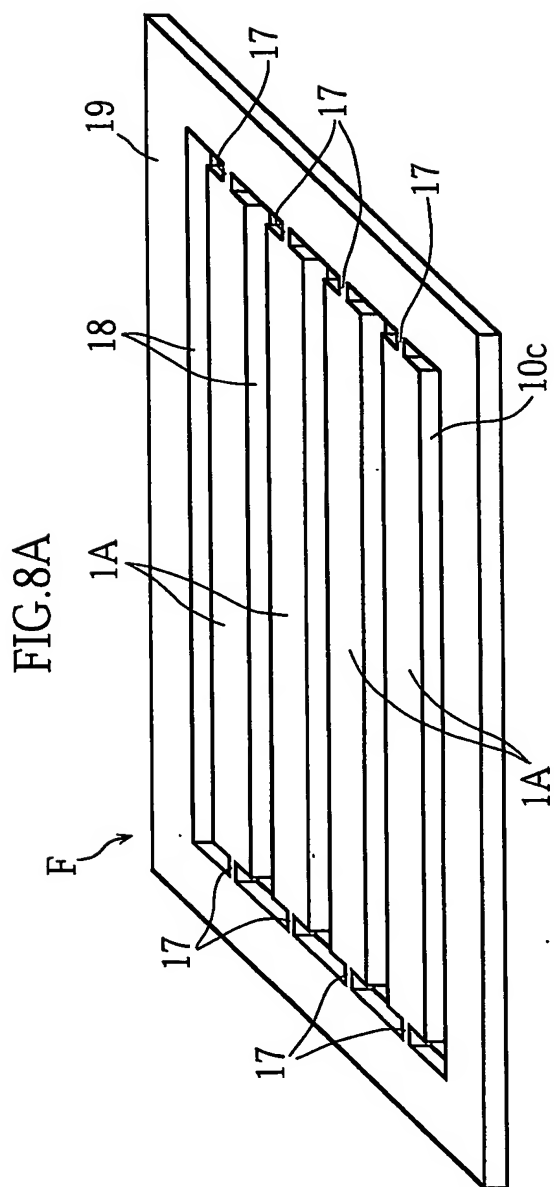


FIG. 9

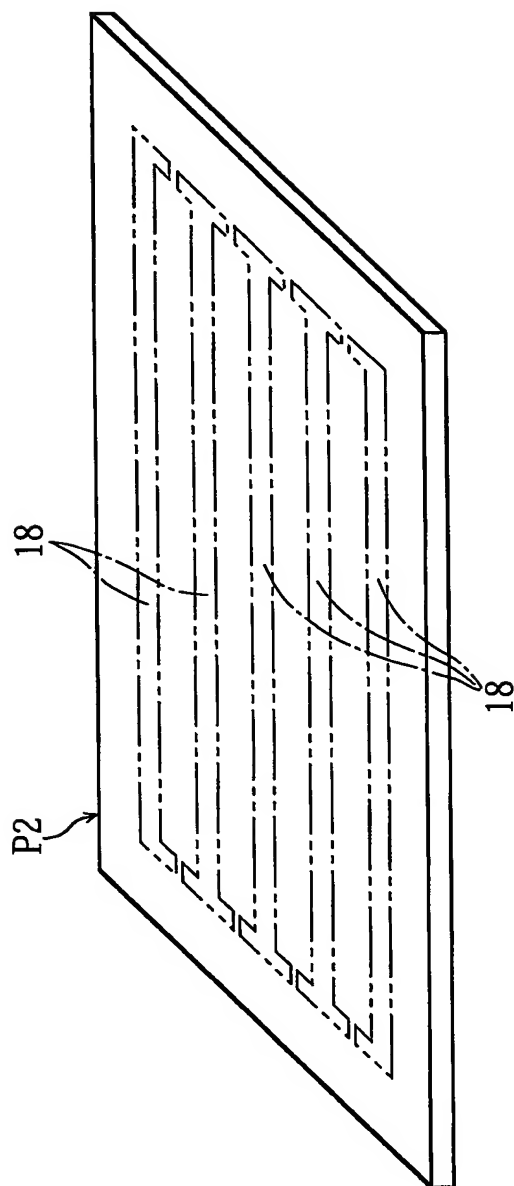


FIG.10A

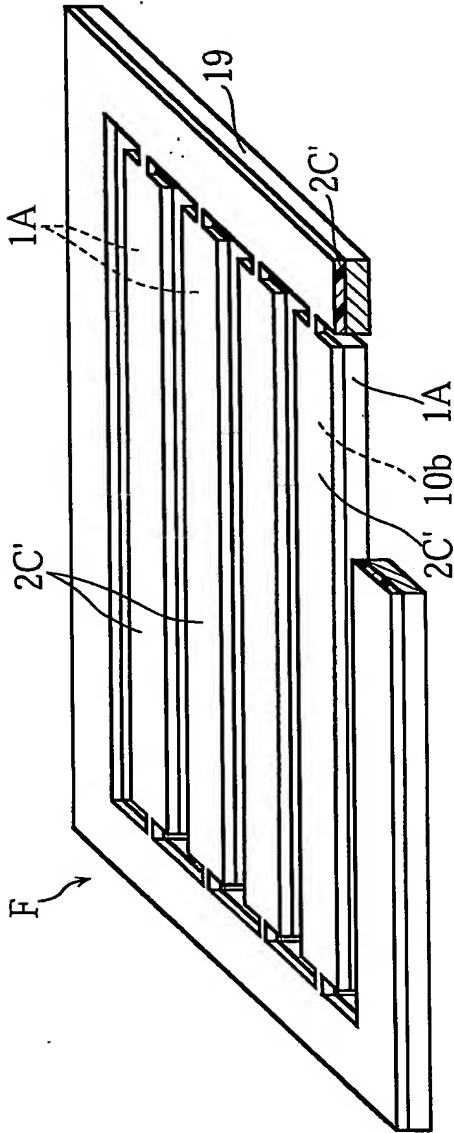


FIG.10B

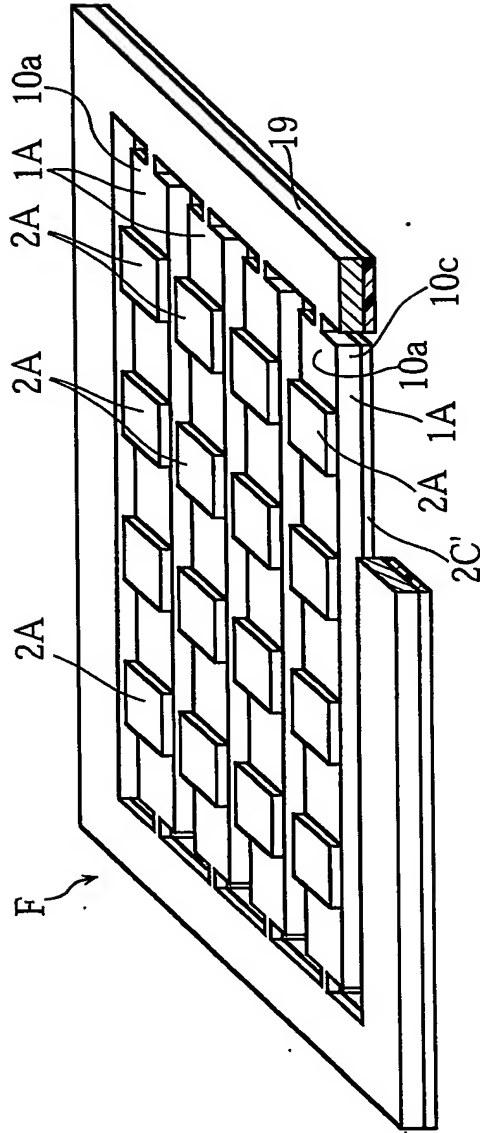


FIG.11C

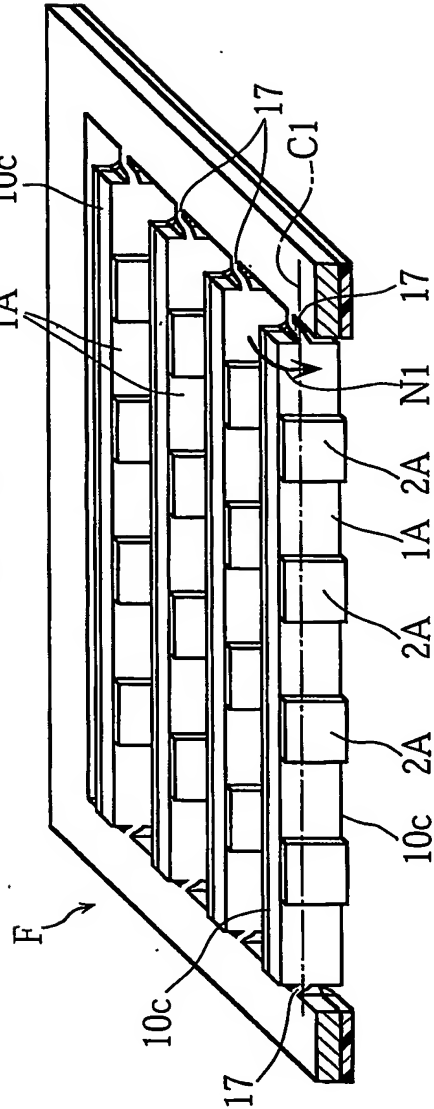
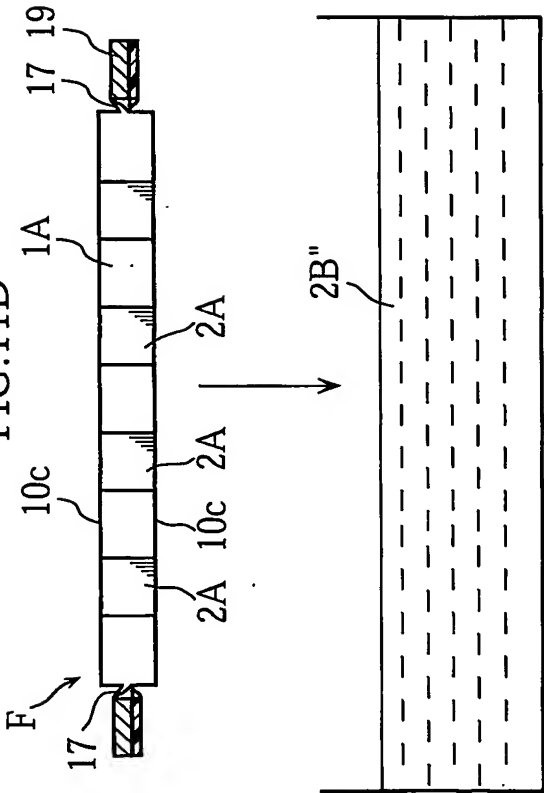


FIG.11D



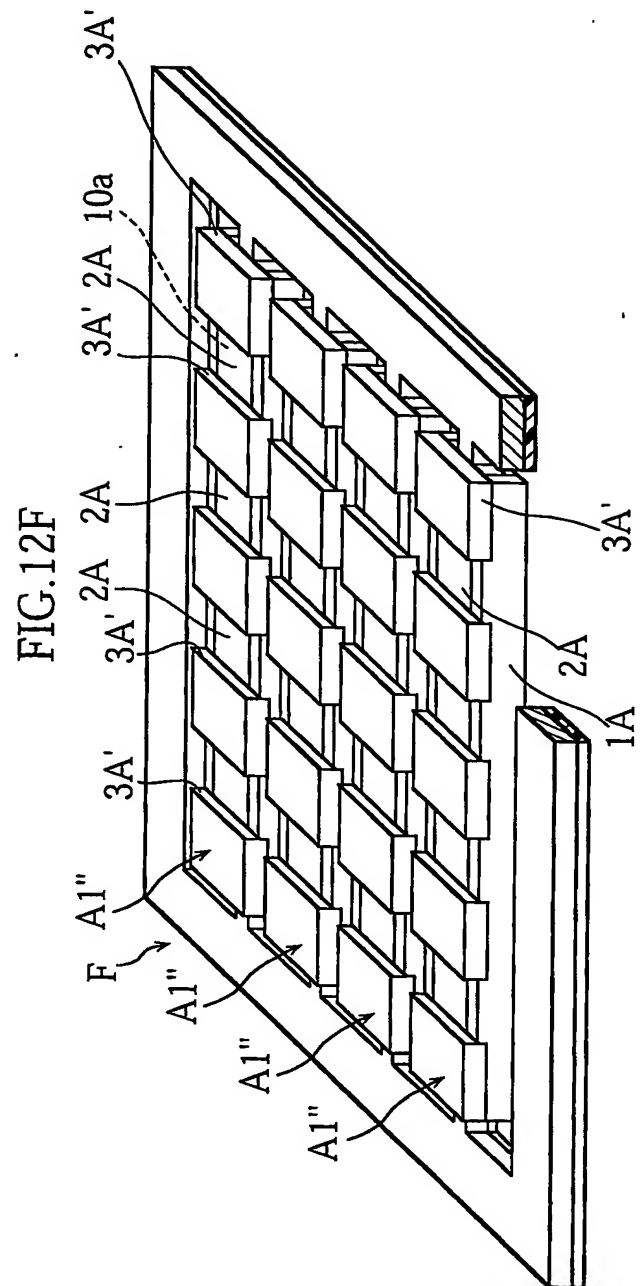
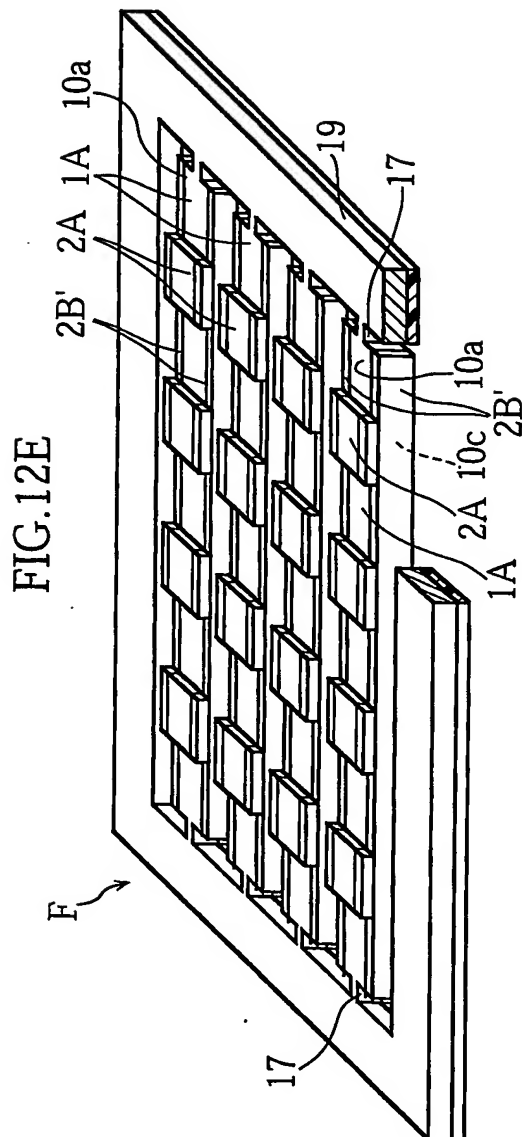




FIG.14

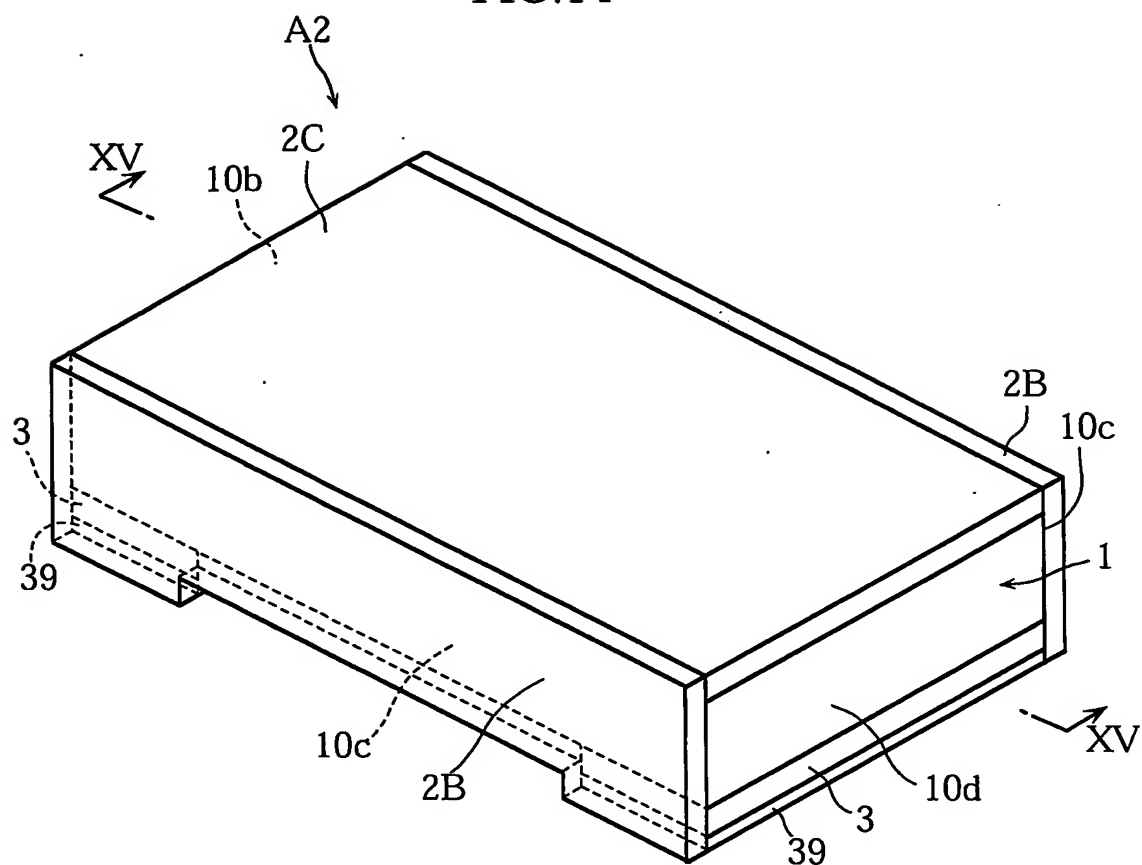


FIG.15

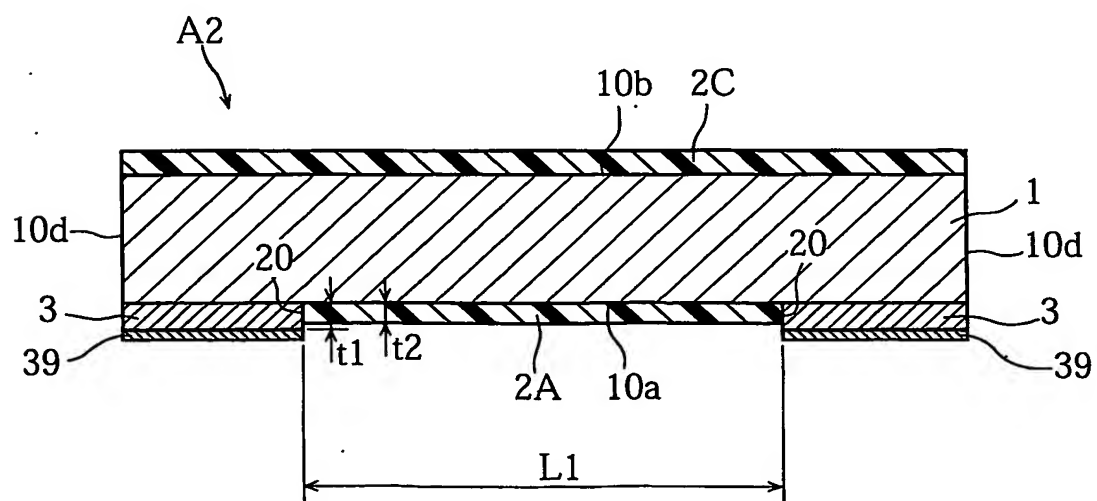


FIG.16A

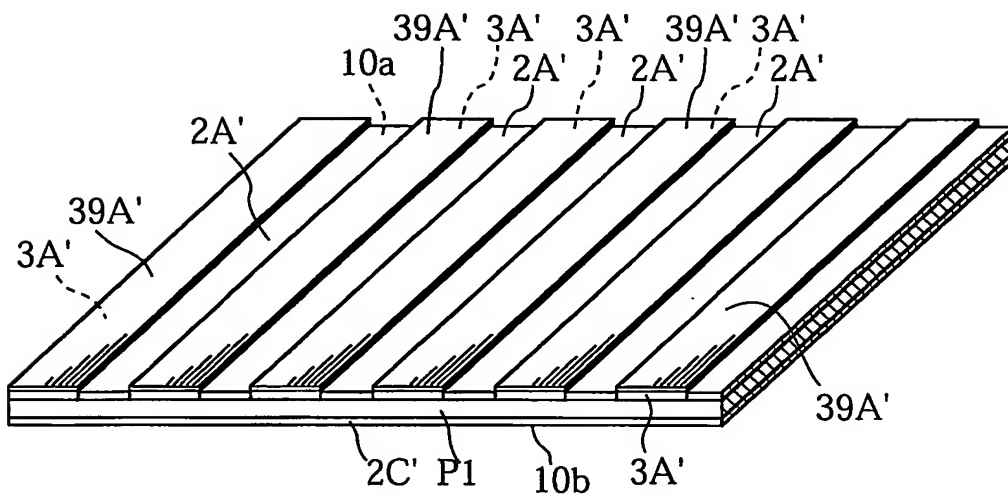
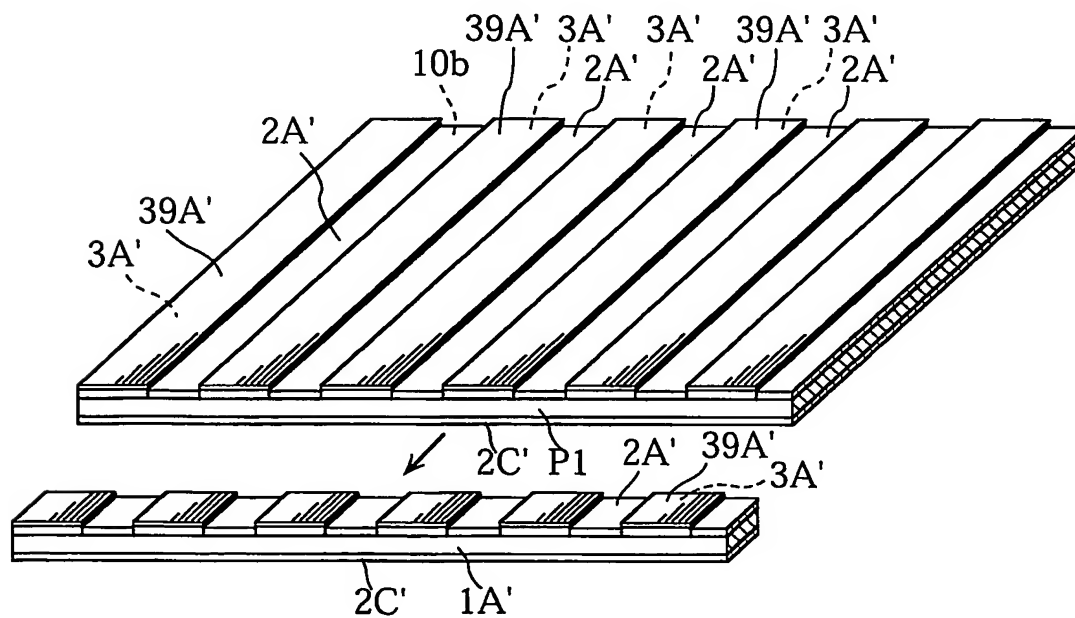


FIG.16B





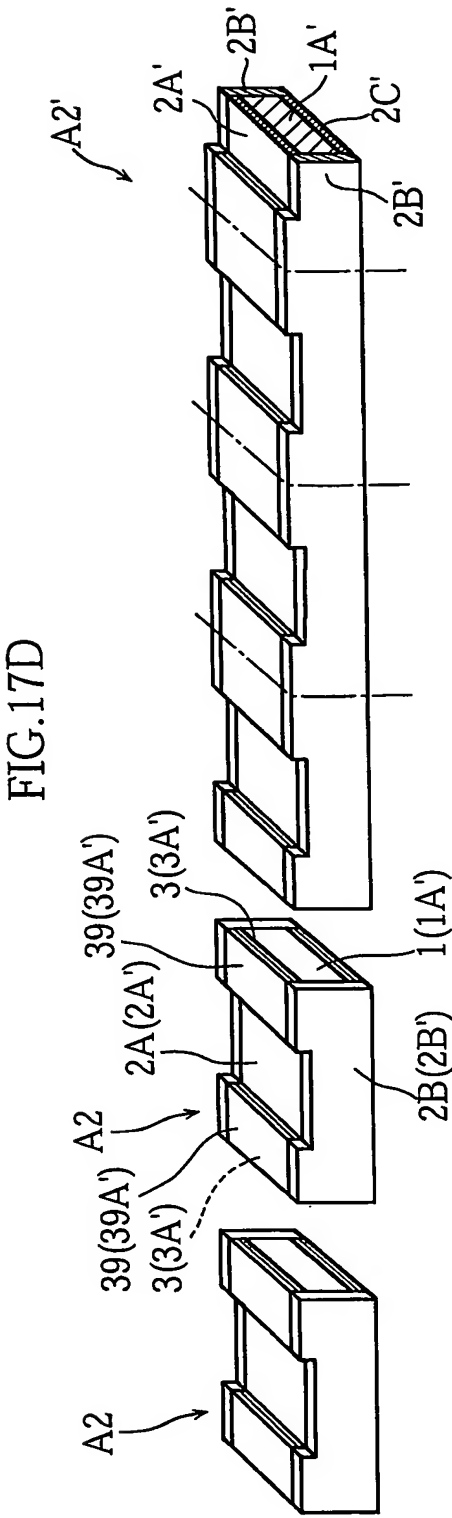
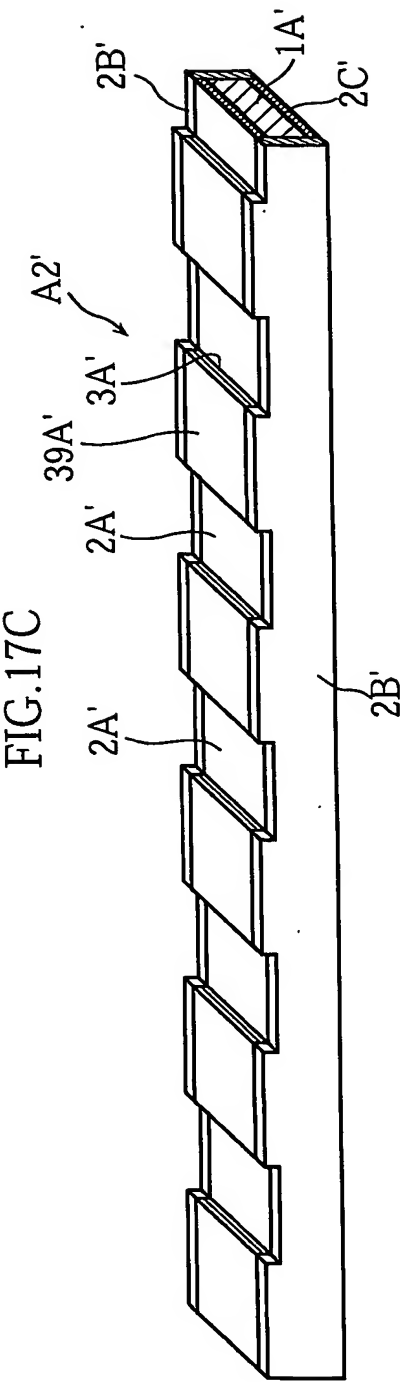


FIG.18

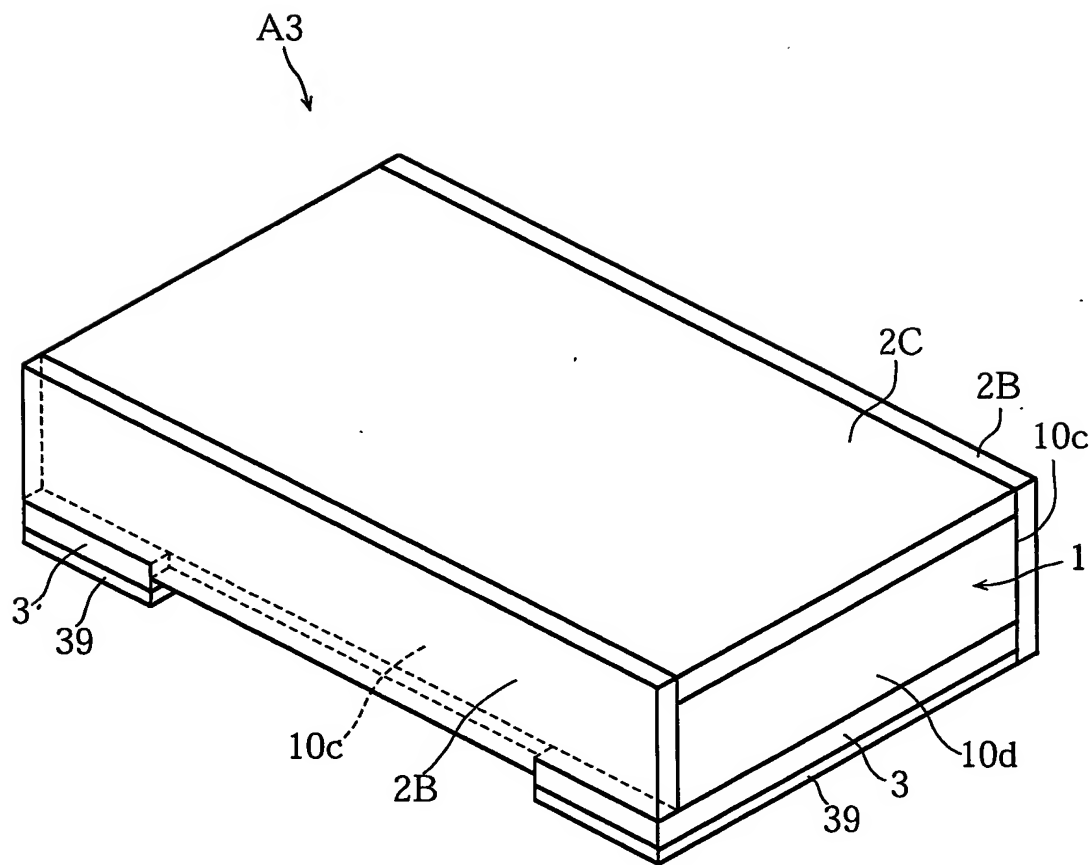


FIG.19A

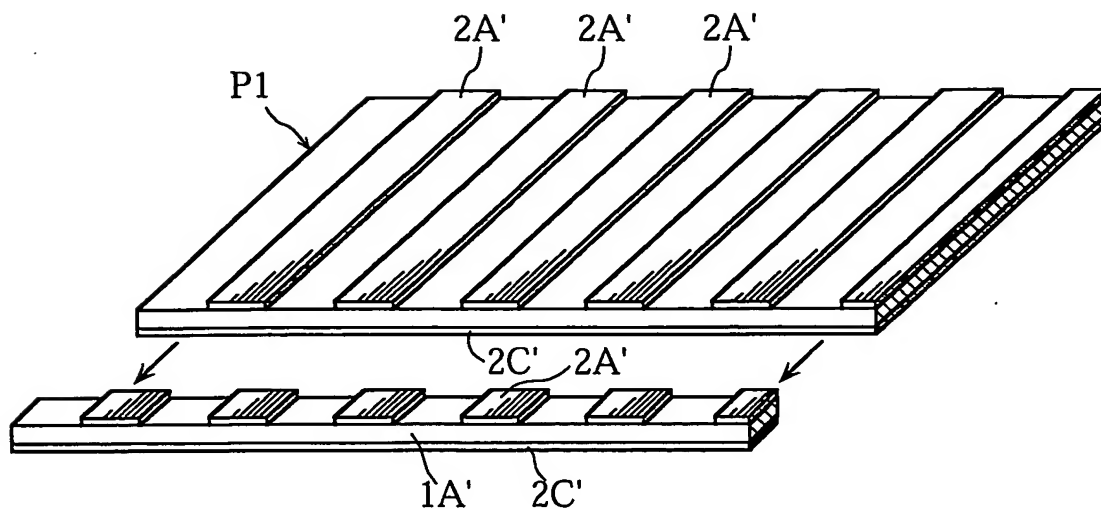


FIG.19B

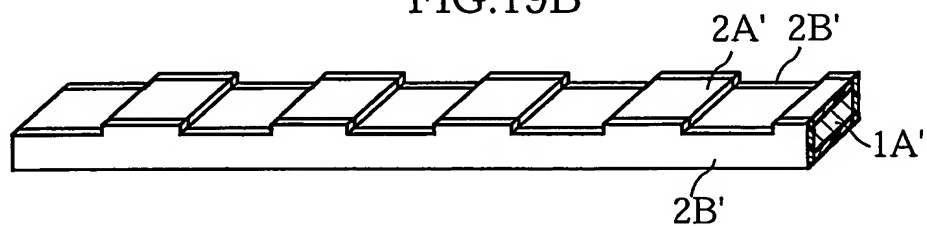


FIG.19C

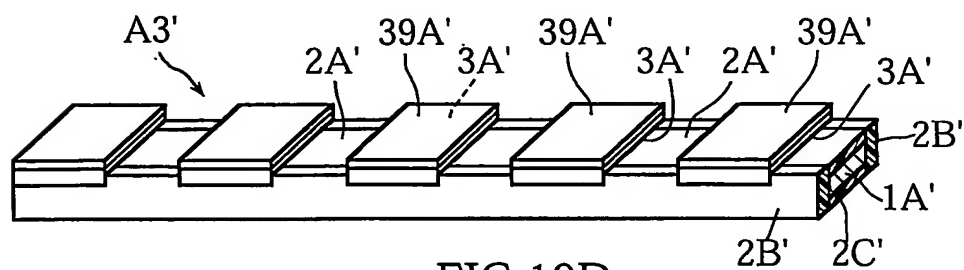


FIG.19D

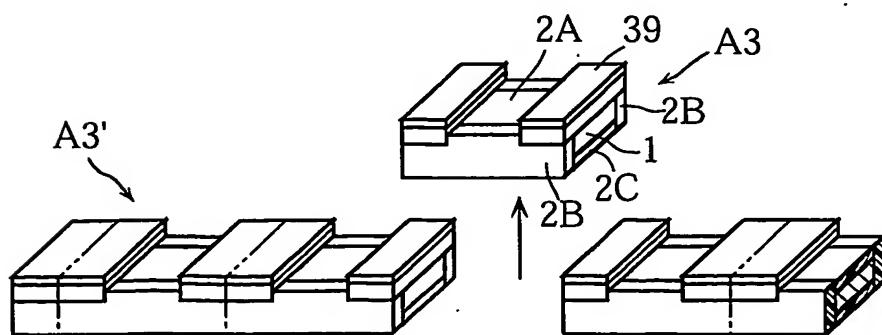


FIG.20A

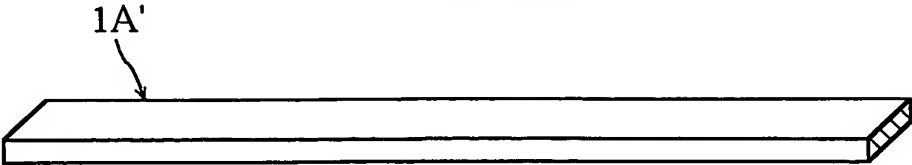


FIG.20B

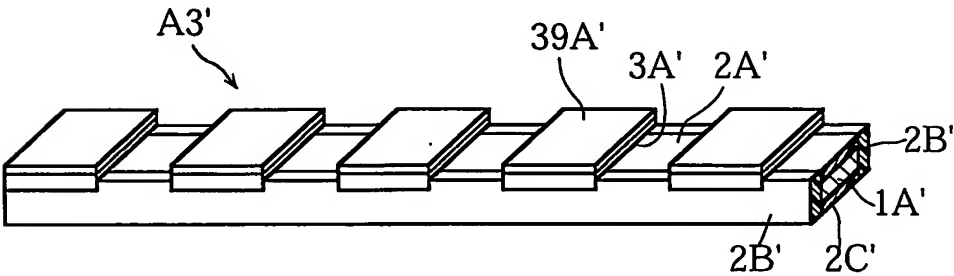


FIG.20C

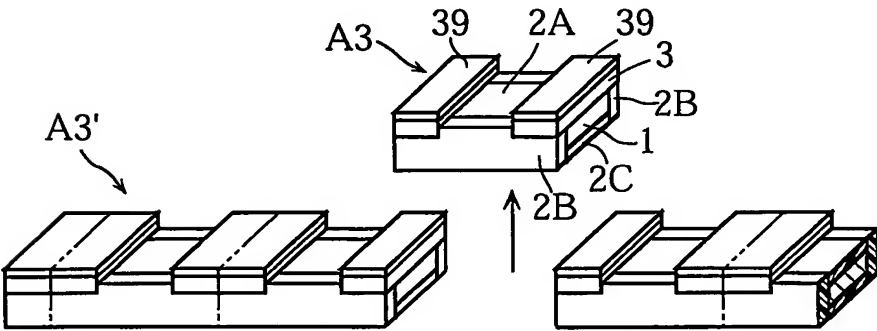


FIG.21

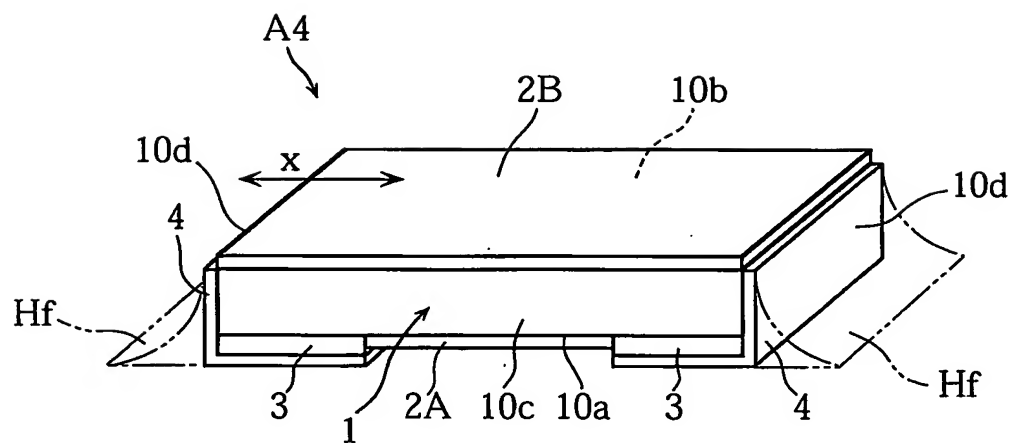


FIG.22A

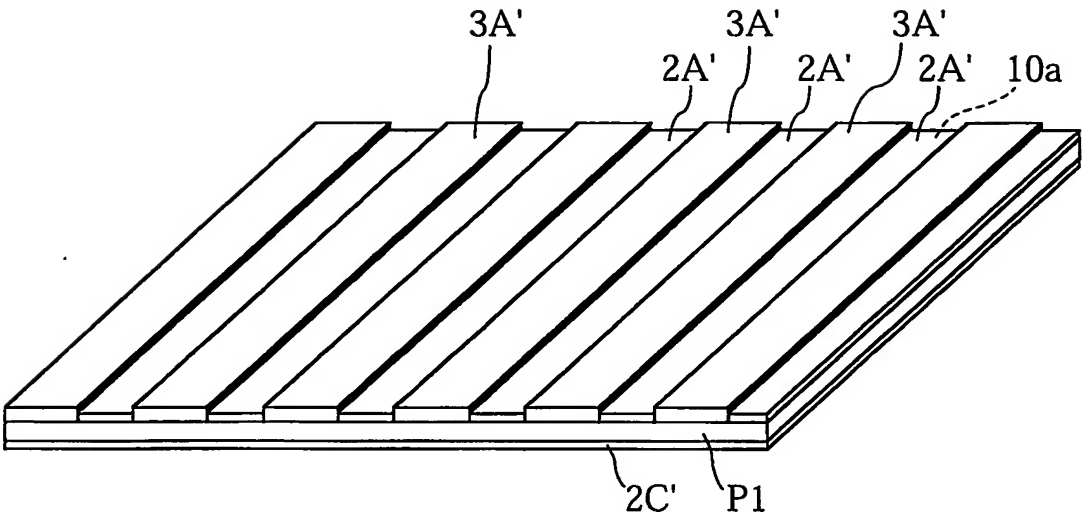


FIG.22B

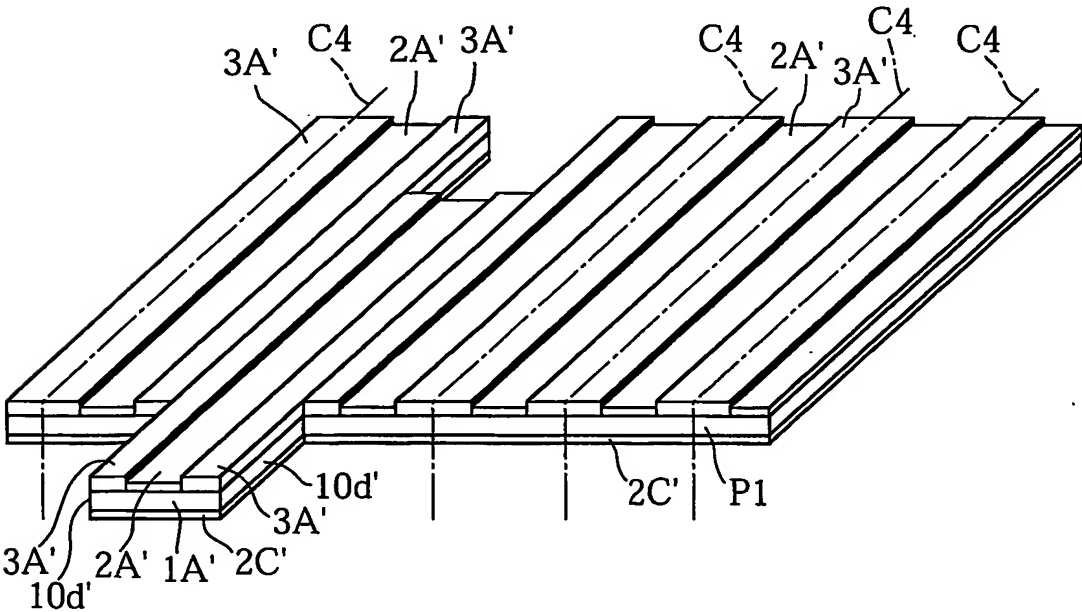


FIG.23C

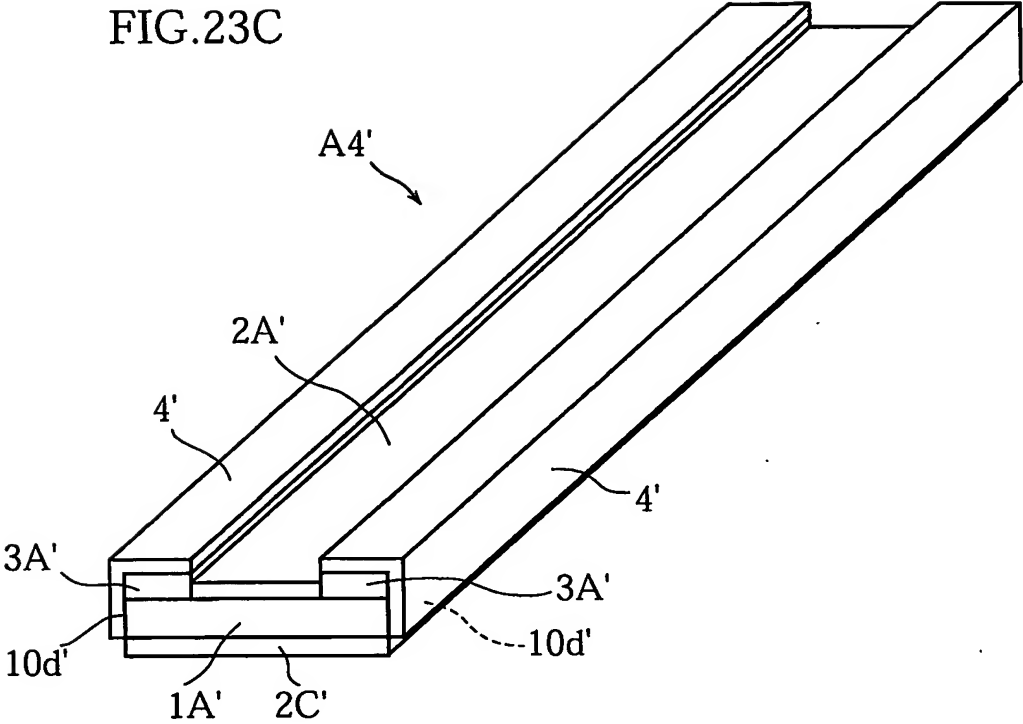
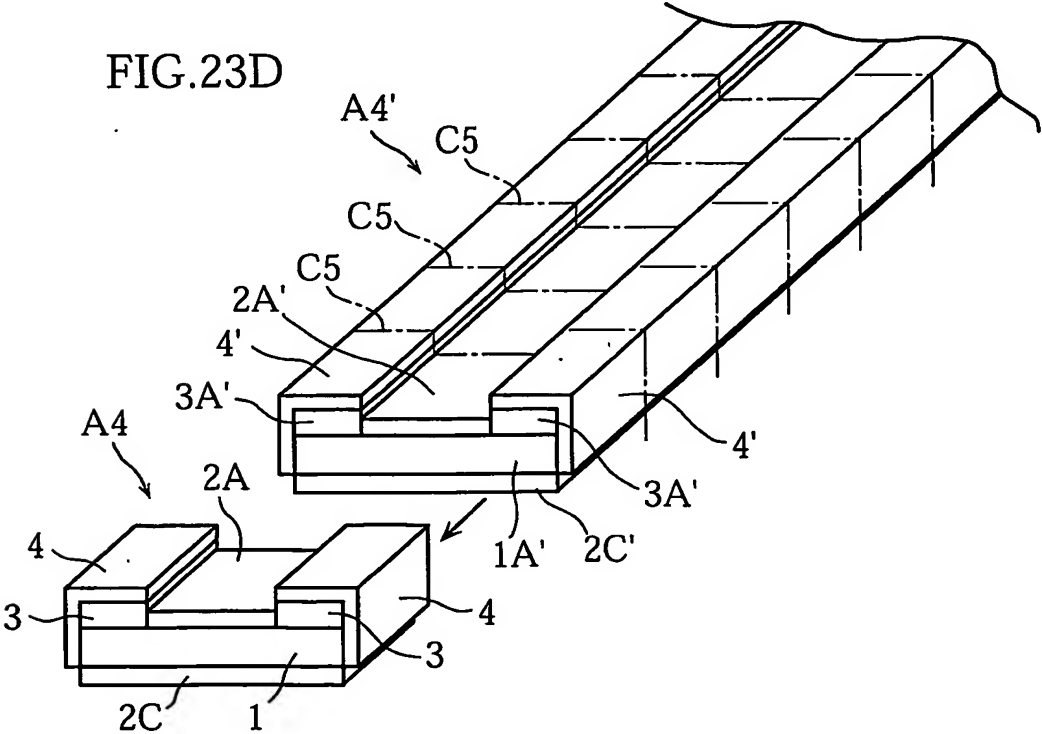


FIG.23D



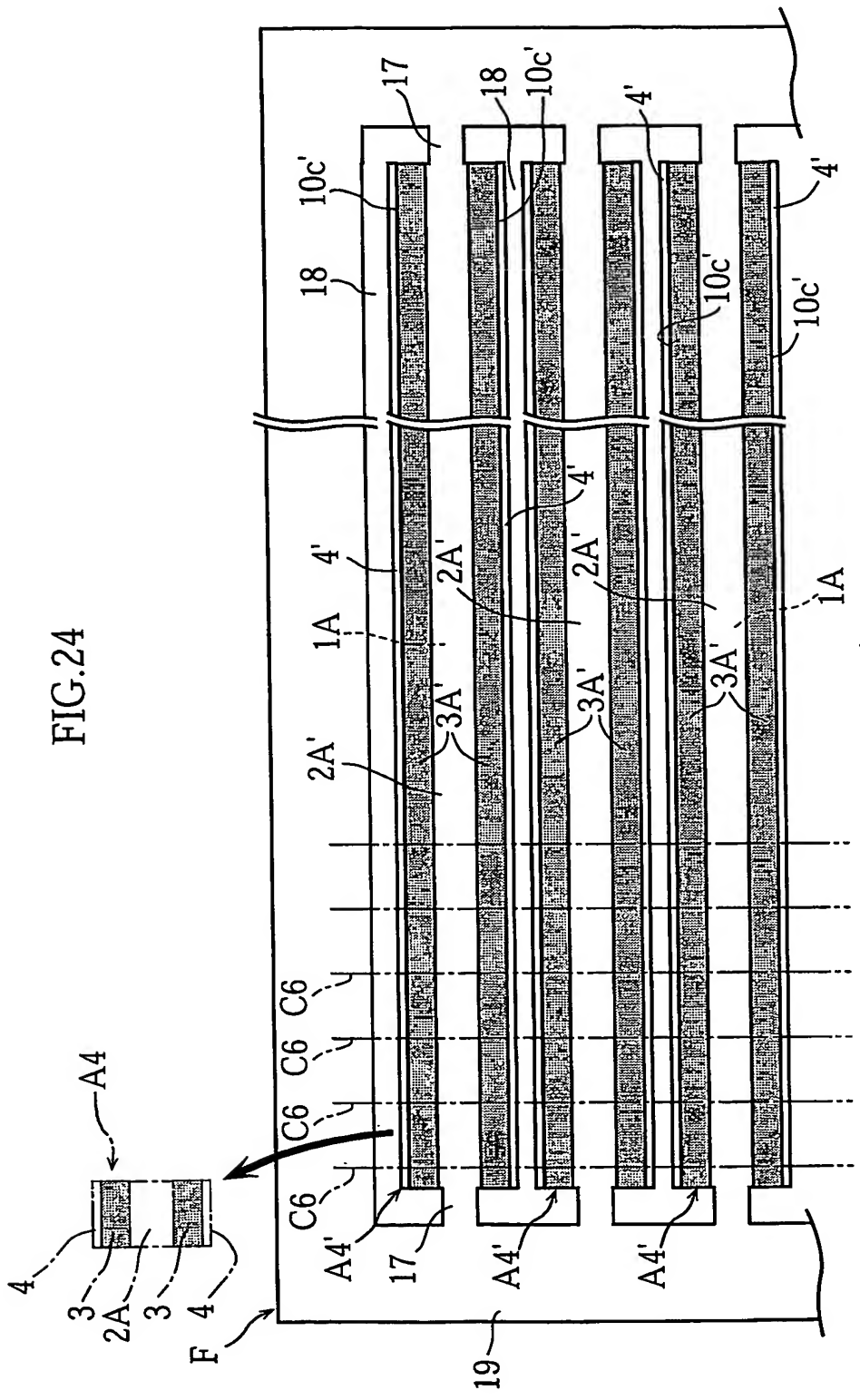




FIG.25

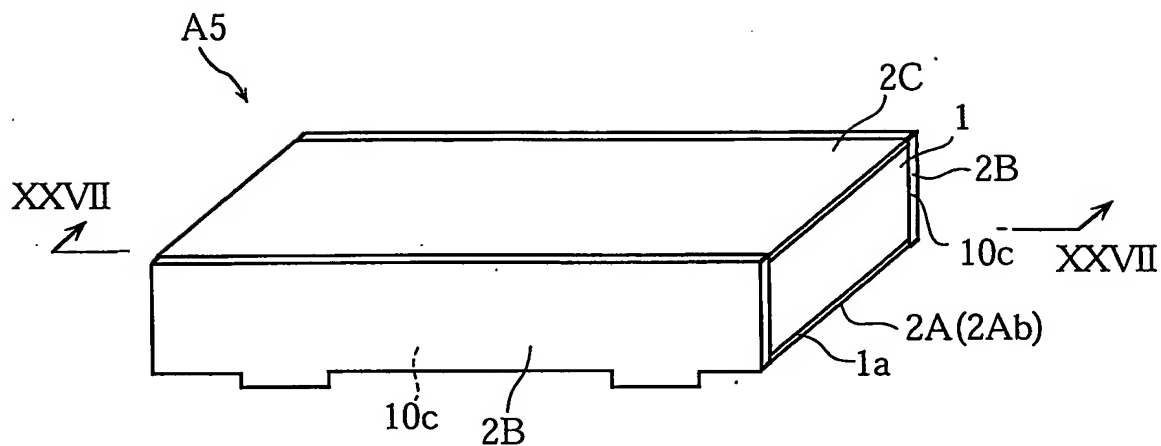


FIG.26

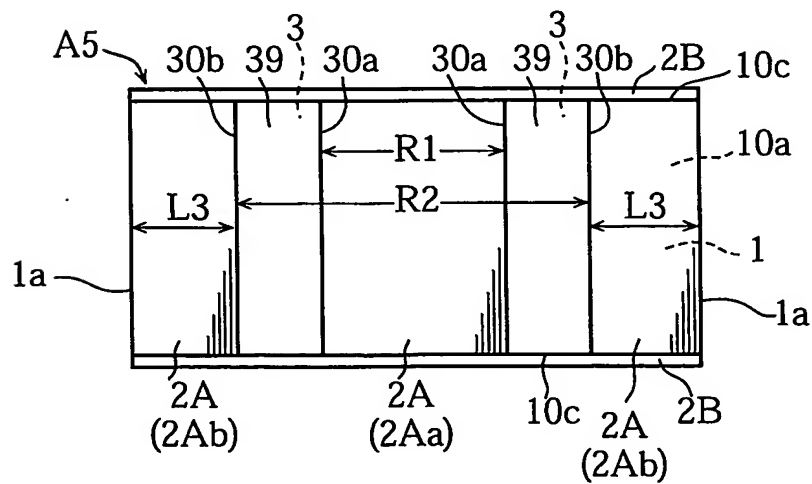


FIG.27

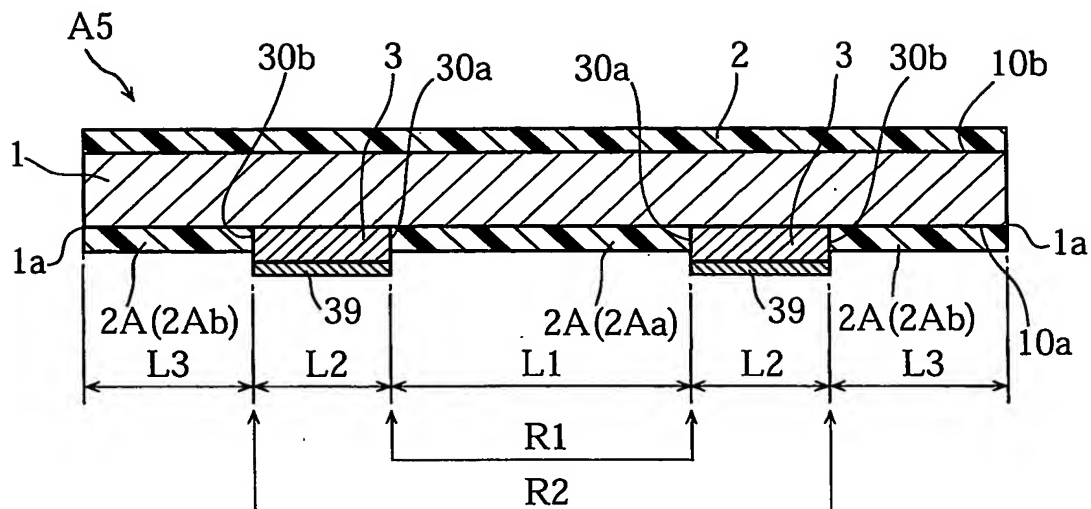


FIG.28

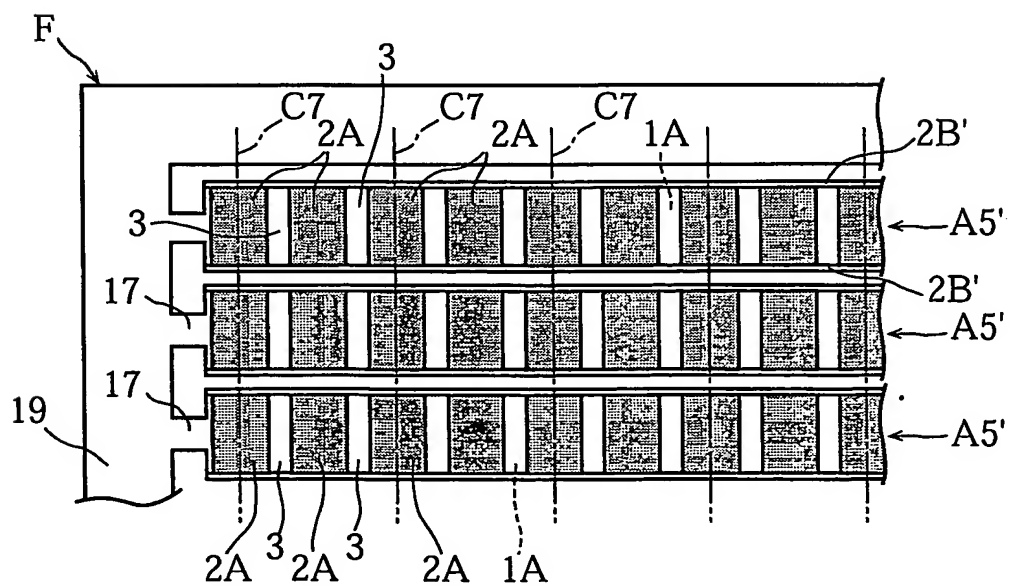


FIG.29

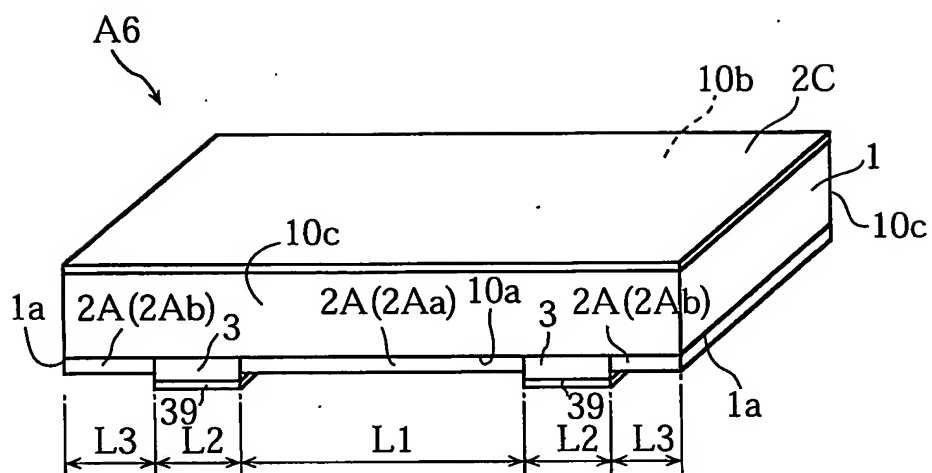


FIG.30A

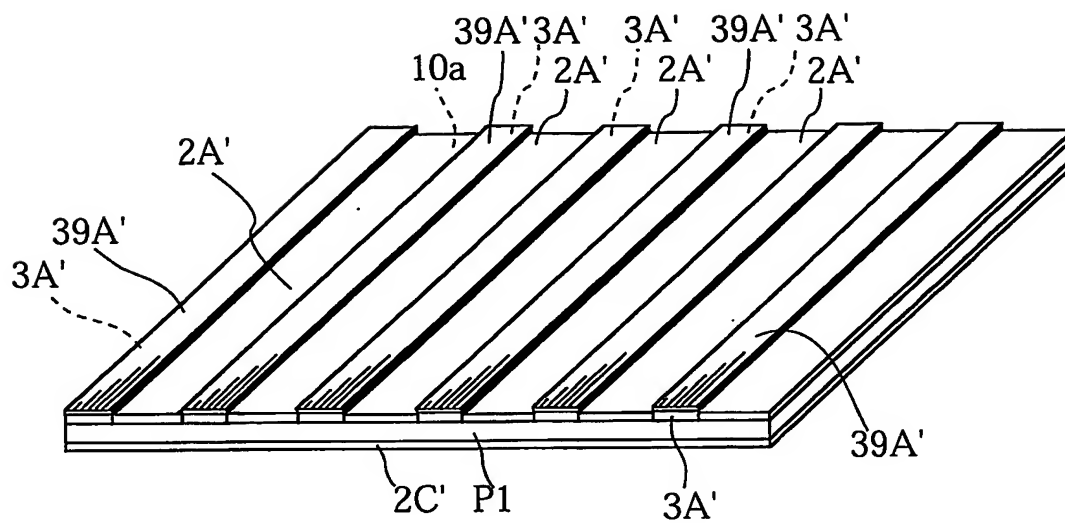


FIG.30B

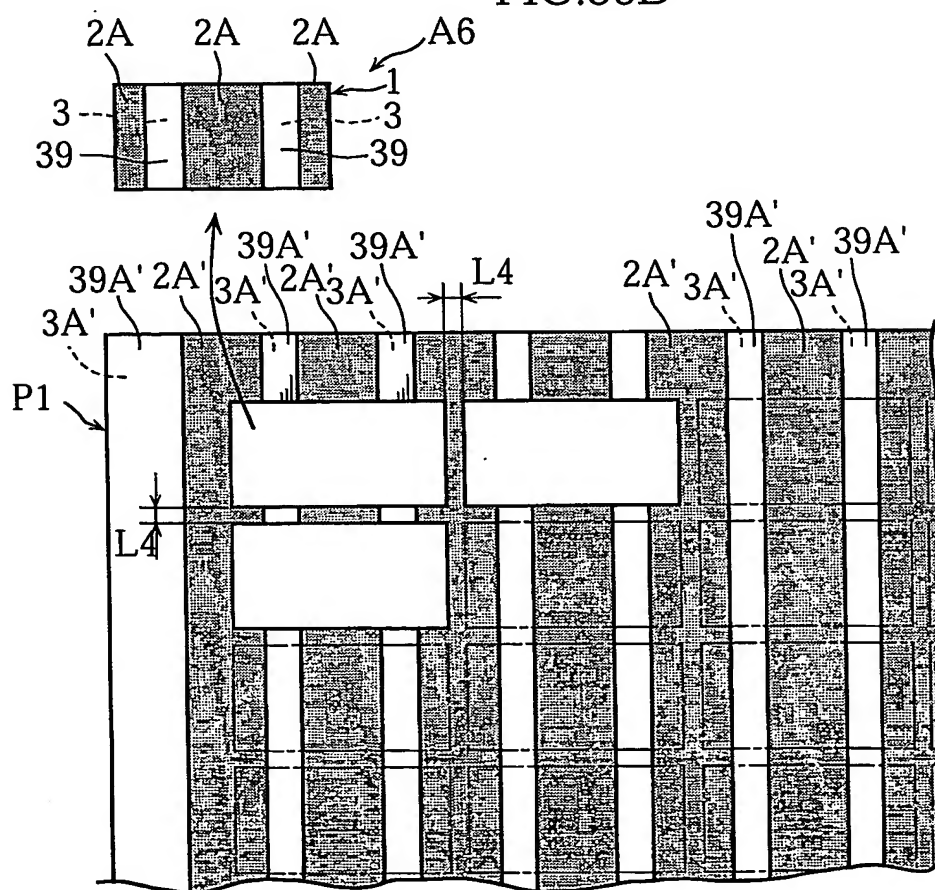


FIG.31A

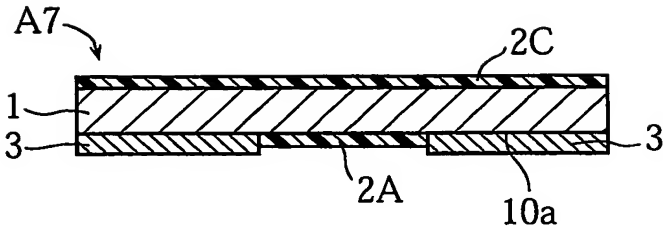


FIG.31B

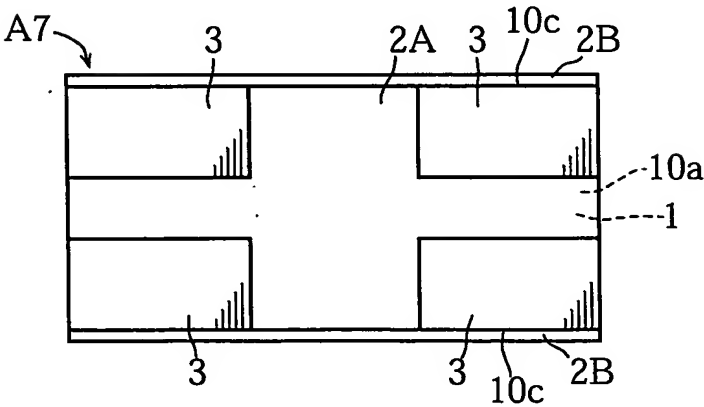


FIG.32A

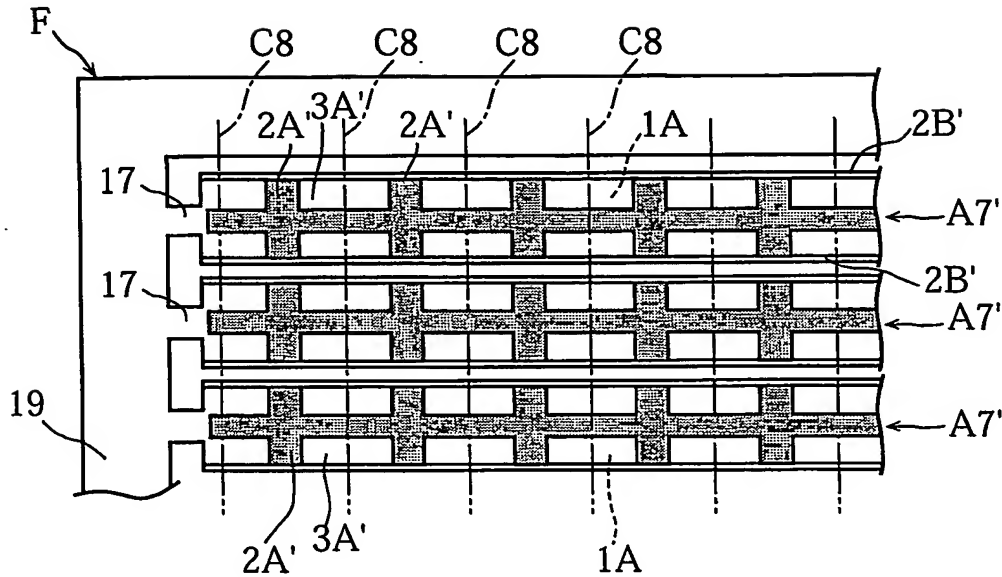


FIG.32B

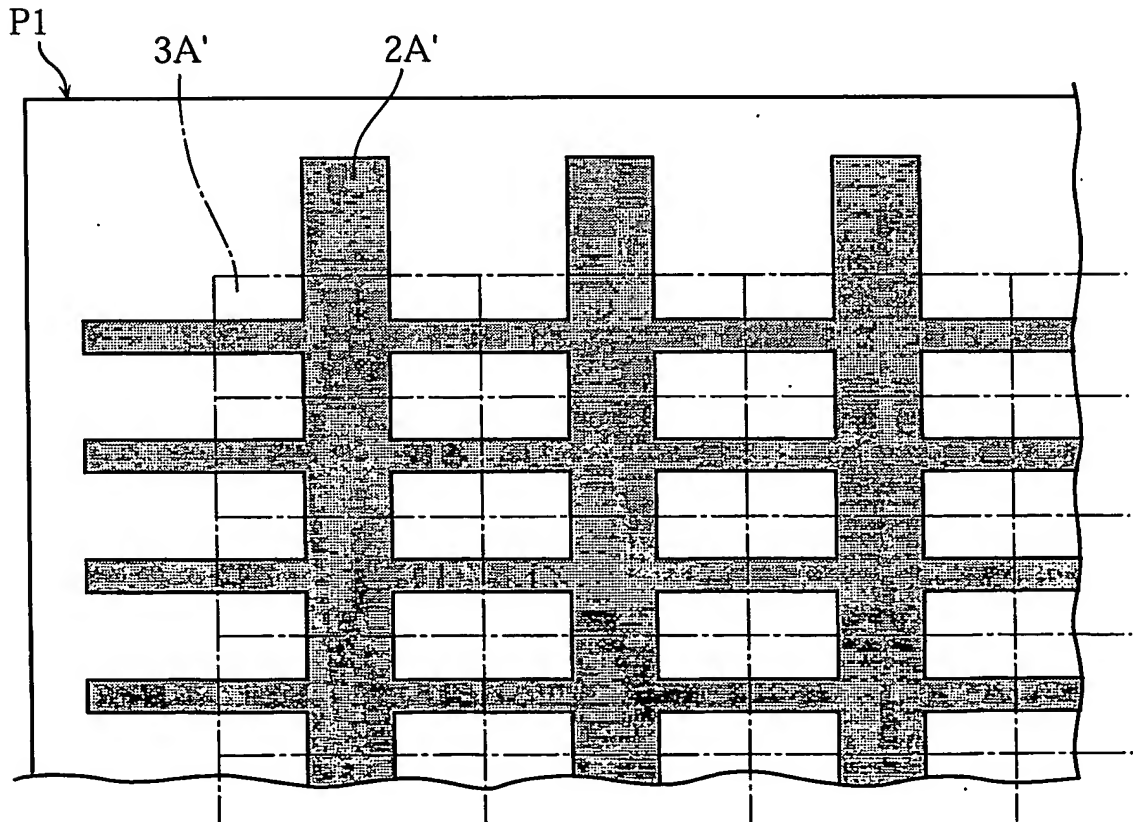


FIG.33A

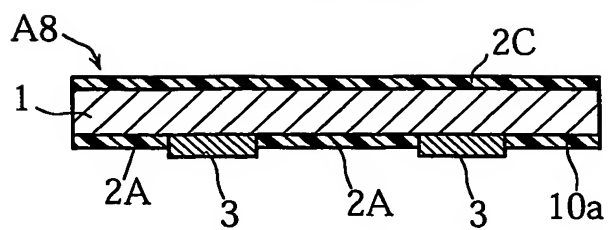


FIG.33B

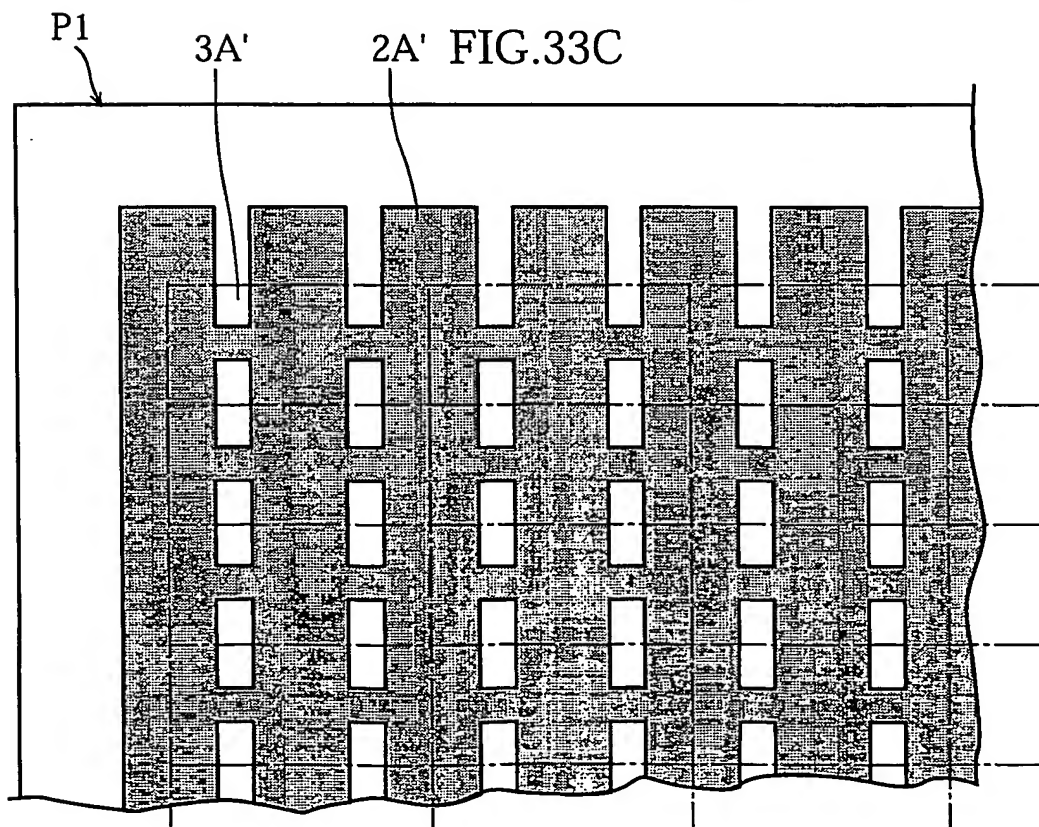
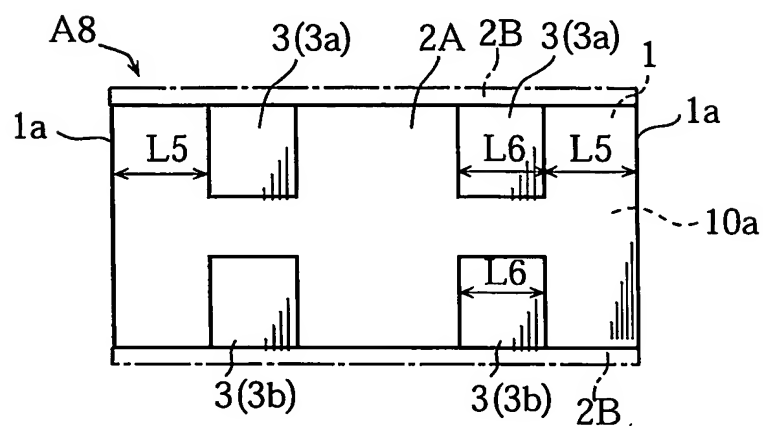


FIG.34A

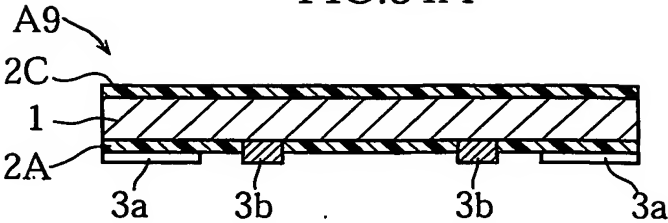


FIG.34B

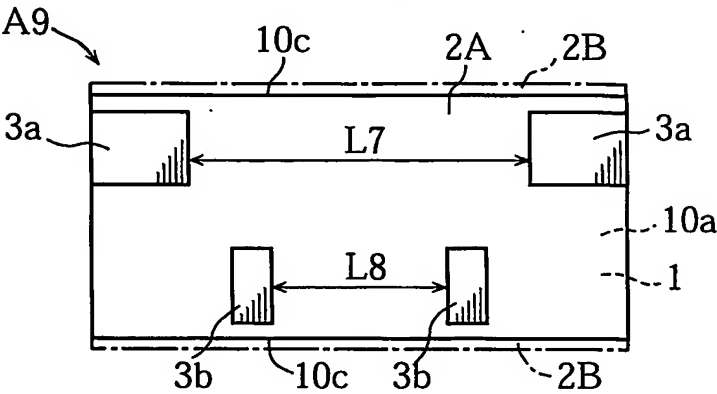


FIG.34C

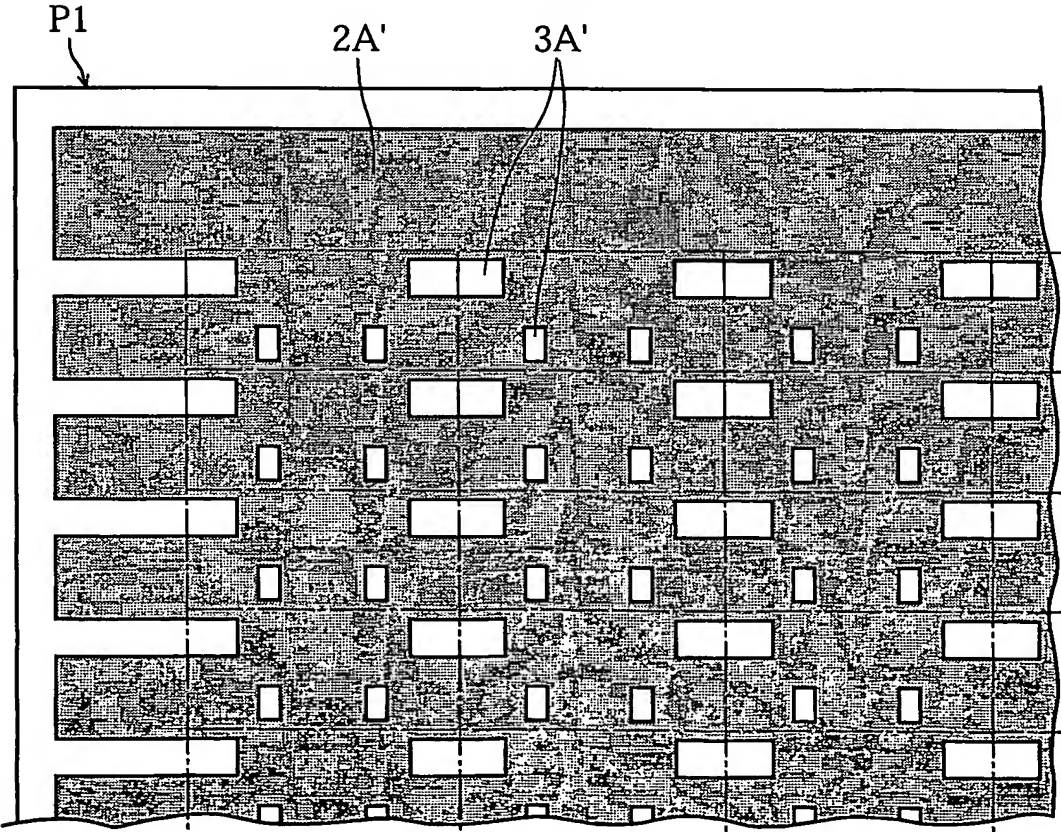




FIG.35A

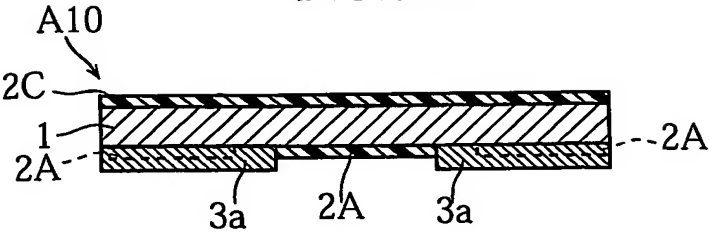


FIG.35B

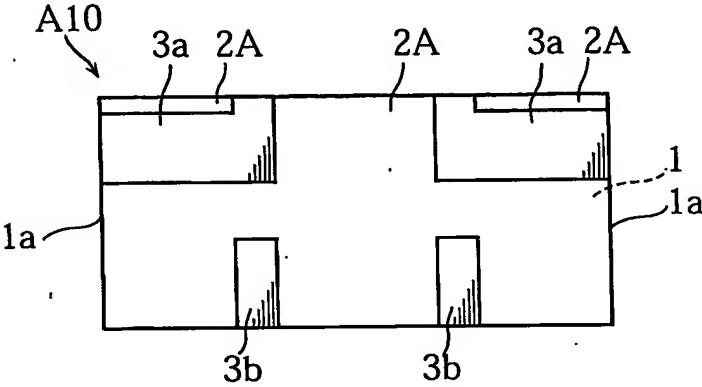


FIG.35C

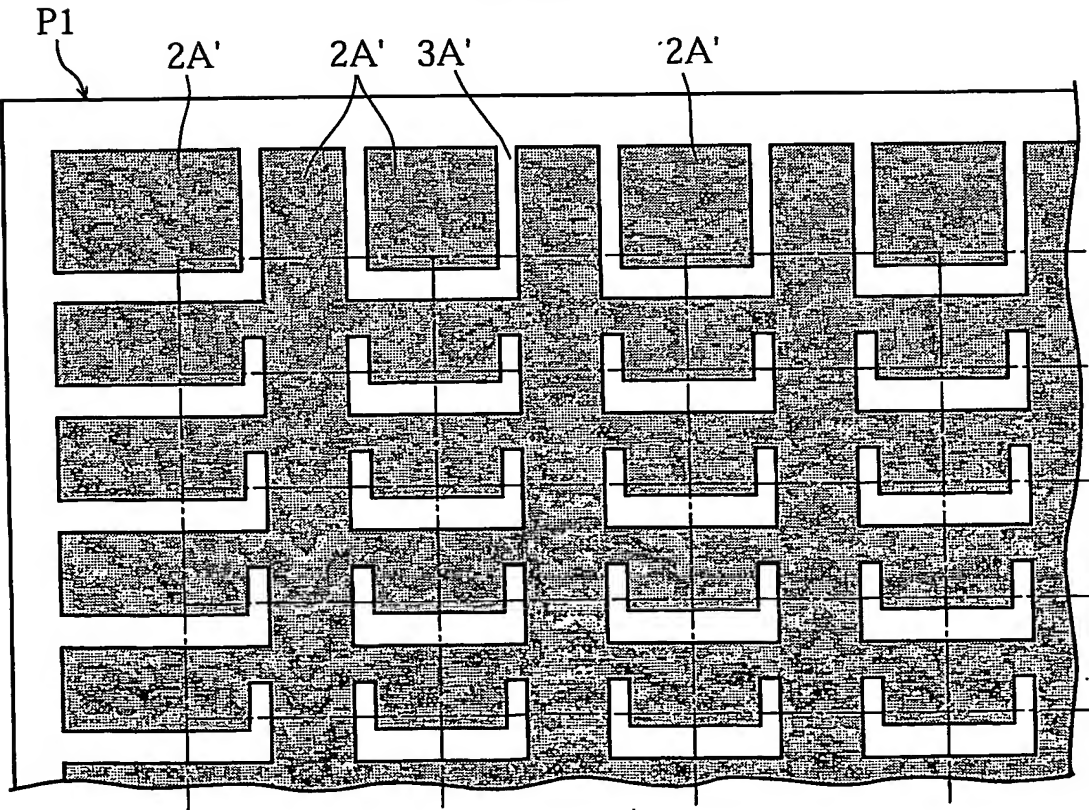


FIG.36A

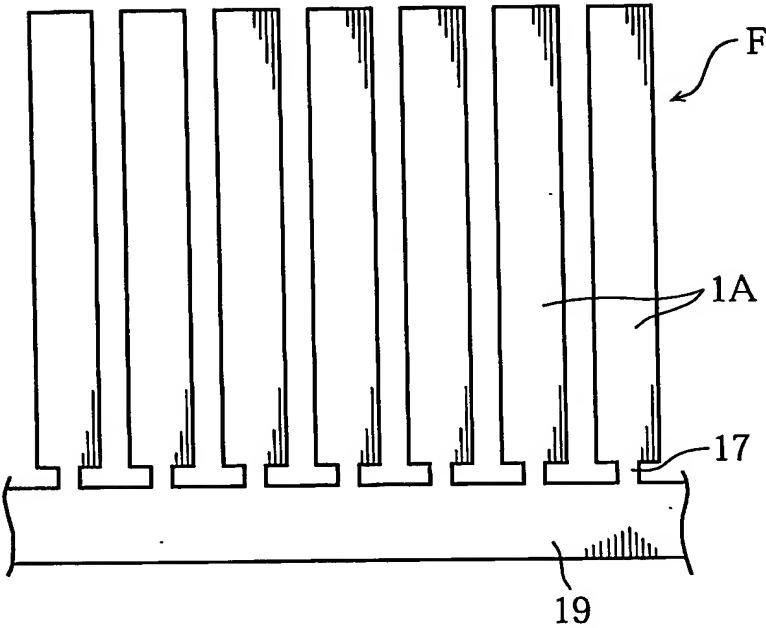


FIG.36B

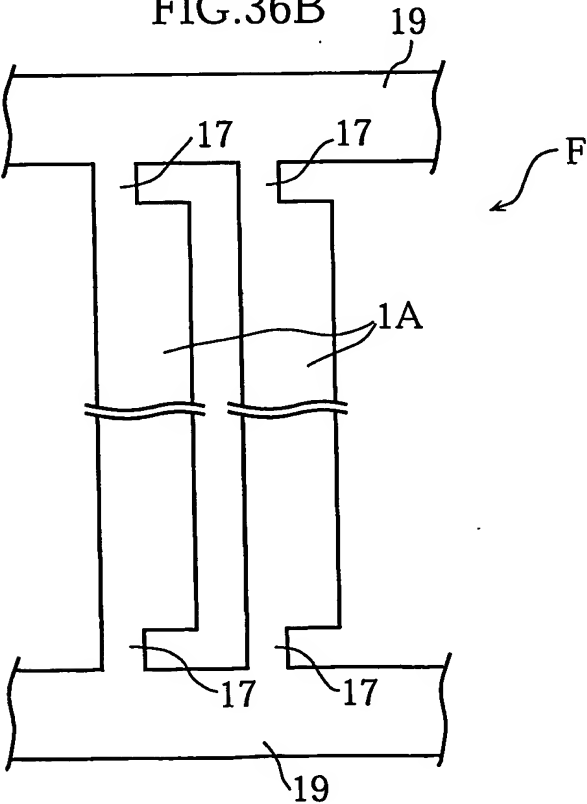


FIG.37  
従来技術

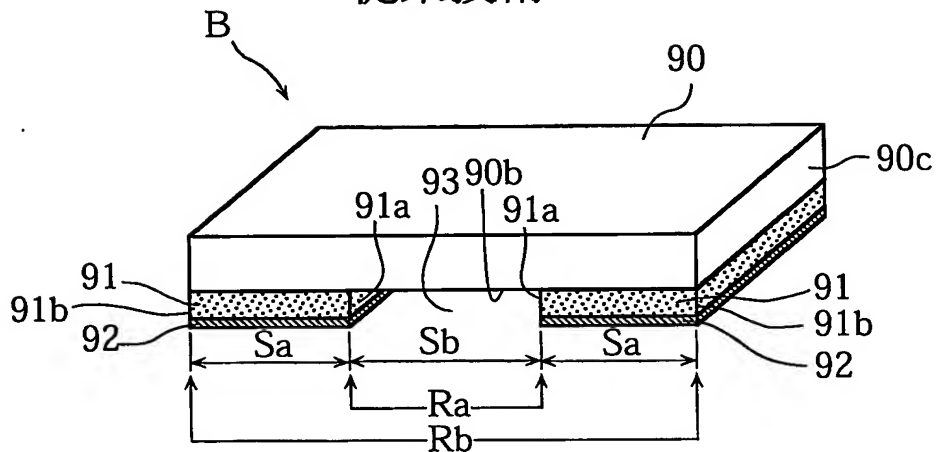


FIG.38A  
従来技術

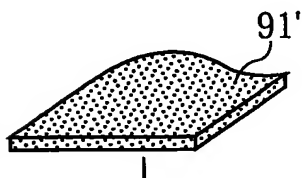


FIG.38B  
従来技術

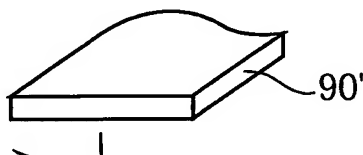


FIG.38C  
従来技術

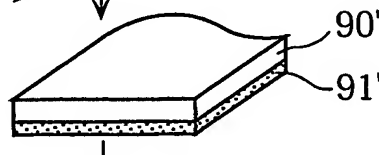


FIG.38D  
従来技術

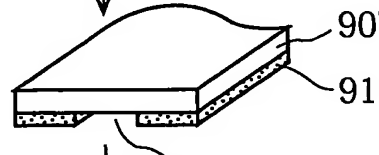
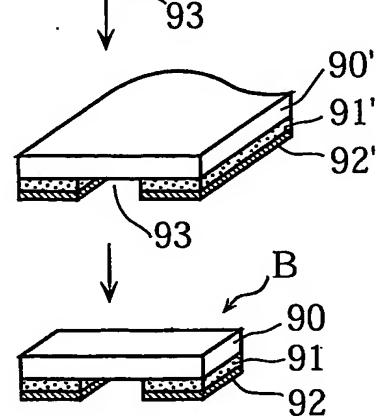


FIG.38E  
従来技術



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13964

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H01C3/00, H01C17/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01C3/00, H01C17/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 7-29704 A (Mitsubishi Materials Corp.), 31 January, 1995 (31.01.95), Full text; all drawings (Family: none)	1-12, 20-28, 30-33 13-19, 29
Y	JP 47-27876 Y1 (Fuji Sangyo Kabushiki Kaisha), 24 August, 1972 (24.08.72), Full text; all drawings (Family: none)	1-12, 20-28, 30-33
Y	JP 10-135013 A (Taiyo Yuden Co., Ltd.), 22 May, 1998 (22.05.98), Full text; all drawings (Family: none)	1-12, 30-33

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:  
 "A" document defining the general state of the art which is not considered to be of particular relevance  
 "E" earlier document but published on or after the international filing date  
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 "O" document referring to an oral disclosure, use, exhibition or other means  
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 "&" document member of the same patent family

Date of the actual completion of the international search  
30 January, 2004 (30.01.04)

Date of mailing of the international search report  
10 February, 2004 (10.02.04)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13964

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 38728/1974 (Laid-open No. 128657/1975) (Hitachi, Ltd.), 22 October, 1975 (22.10.75), Full text; all drawings (Family: none)	5
Y	JP 2002-208502 A (Koa Kabushiki Kaisha), 26 July, 2002 (26.07.02), Full text; all drawings (Family: none)	6, 20-28

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01C 3/00, H01C 17/00

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01C 3/00, H01C 17/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	J P 7-29704 A (三菱マテリアル株式会社) 1995. 01. 31, 全文, 全図 (ファミリーなし)	1-12, 20-28, 30-33 13-19, 29
Y	J P 47-27876 Y1 (富士産業株式会社) 1972. 0 8. 24, 全文, 全図 (ファミリーなし)	1-12, 20-28, 30-33
Y	J P 10-135013 A (太陽誘電株式会社) 1998. 0 5. 22, 全文, 全図 (ファミリーなし)	1-12, 30-33

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

30. 01. 2004

国際調査報告の発送日

10. 2. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

重田 尚郎

5 R

9298

電話番号 03-3581-1101 内線 3565

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	日本国実用新案登録出願49-38728号（日本国実用新案登録出願公開50-128657号）の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（株式会社日立製作所），1975. 10. 22，全文，全図（ファミリーなし）	5
Y	JP 2002-208502 A（コア株式会社） 2002. 07. 26，全文，全図（ファミリーなし）	6, 20-28